



产品手册
ECK32-T527B 核心板



目录

免责声明和版权公告	1
1. 产品概述	2
1.1. 产品介绍	2
1.2. 产品特点	2
1.3. 核心板功能框图	5
1.4. 典型应用	5
2. 产品选型	5
2.1. 型号配置	6
2.2. 型号编码	6
3. 快速体验	6
4. 功能和参数	6
4.1. 产品功能	7
4.2. 环境特性	8
4.3. I/O 特性	9
4.4. 电气特性	19
5. 核心板硬件设计	20
5.1. 处理器	20
5.2. 内存	20
5.3. 时钟	21
5.4. 存储	21
5.5. 电源	21
5.6. 在板 I/O 分配	23
6. 底板硬件设计	23
6.1. 电源接口	23
6.2. 启动配置	24
6.3. 复位按键	25
6.4. 参考时钟和 NMI	26
6.5. 显示屏接口	26
6.6. 显示器接口	28
6.7. 摄像头接口	29
6.8. PCIe 接口	31
6.9. SD/MMC 卡接口	32
6.10. USB 接口	33
6.11. 以太网接口	36
6.12. 模拟音频接口	37
6.13. 数字音频接口	38
6.14. RTC	39
6.15. UART 接口	39
6.16. SPI 接口	40
6.17. I2C 接口	40
6.18. CAN 接口	41

6.19. ADC 接口	41
6.20. GPIO 接口	41
6.21. 硬件设计检查项	42
7. 软件资源	42
8. 结构尺寸	43
9. 焊接指导	44
9.1. 回流焊温度	45
9.2. 回流焊曲线图	45
10. 修订说明	46
11. 关于我们	46

免责声明和版权公告

本文中的信息，如有变更，恕不另行通知。文档“按现状”提供，不负任何担保责任，包括对适销性、适用于特定用途或非侵权性的任何担保，和任何提案、规格或样品在他处提到的任何担保。本文档不负任何责任，包括使用本文档内信息产生的侵犯任何专利权行为的责任。本文档在此未以禁止反言或其他方式授予任何知识产权使用许可，不管是明示许可还是暗示许可。

文中所得测试数据均为亿佰特实验室测试所得，实际结果可能略有差异。

文中提到的所有商标名称、商标和注册商标均属其各自所有者的财产，特此声明。

最终解释权归成都亿佰特电子科技有限公司所有。

注 意：

由于产品版本升级或其他原因，本手册内容有可能变更。亿佰特电子科技有限公司保留在没有任何通知或者提示的情况下对本手册的内容进行修改的权利。本手册仅作为使用指导，成都亿佰特电子科技有限公司尽全力在本手册中提供准确的信息，但是成都亿佰特电子科技有限公司并不确保手册内容完全没有错误，本手册中的所有陈述、信息和建议也不构成任何明示或暗示的担保。

1. 产品概述

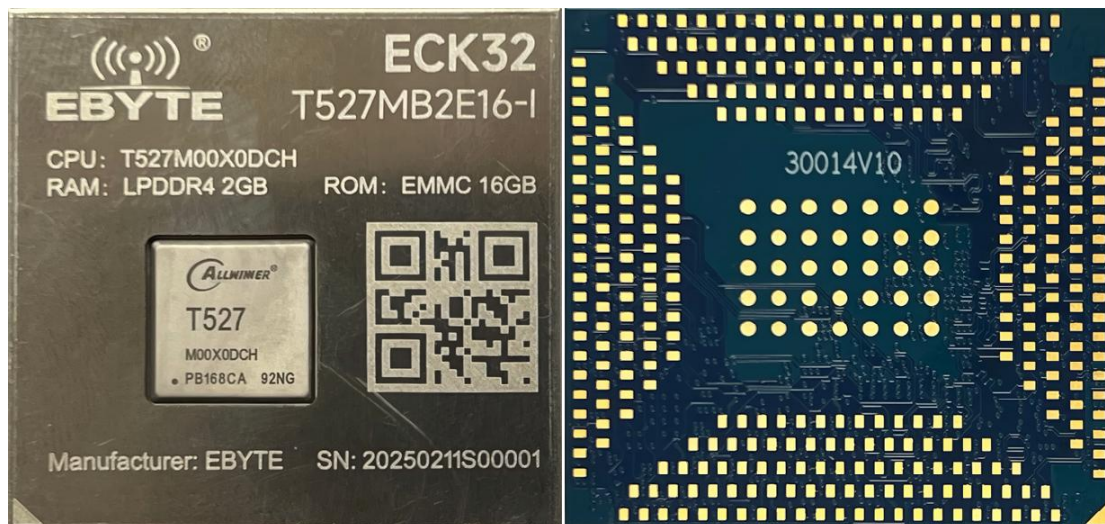
1.1. 产品介绍

亿佰特 ECK32-T527B 系列核心板是基于全志公司的 T527 系列处理器精心设计的, 采用全新 LGA 接口形式的高性能、低功耗、高可靠性、全国产化工业级嵌入式核心板。可广泛应用于内容共享和自助服务终端、智能制造以及其他电子商业和工业设备。

全志 T527 系列是具备高性能的八核 Cortex-A55 AI 平台的 SOC 产品, 适用于商业、工业和汽车领域。该芯片家族集成了八核 Cortex-A55 CPU、HiFi4 DSP、2 TOPS NPU、ARM G57 MC1 GPU、32 位 DDR3/DDR3L/DD4/LPDDR3/LPDDR4/LPDDR4X DRAM、高速接口 (PCIe2.1 和 USB3.1)、汽车接口 (CAN)、多视频输出接口 (2*RGB/2*Dual-LVDS/2*MIPI-DSI/HDMI/eDP) 以及视频输入接口 (MIPI CSI)。该芯片家族支持 4K@60fps H.265 解码器、4K@30fps H.264 解码器、4K@25fps H.264 编码器、DI 和 AWonder 系统, 为用户提供了流畅的体验和专业的 AI 视觉效果。

ECK32-T527B 系列核心板包含 4 种具体产品型号, 均采用全国产化工业级器件设计。它们主要在 NPU 支持、DRAM 内存容量、eMMC 存储容量、工作温度环境等方面有一些差异, 客户可根据需求自行选择合适的型号。产品选型详见产品选型章节。

ECK32-T527B 系列核心板实物图 (产品底面无器件) 如下:



实物图

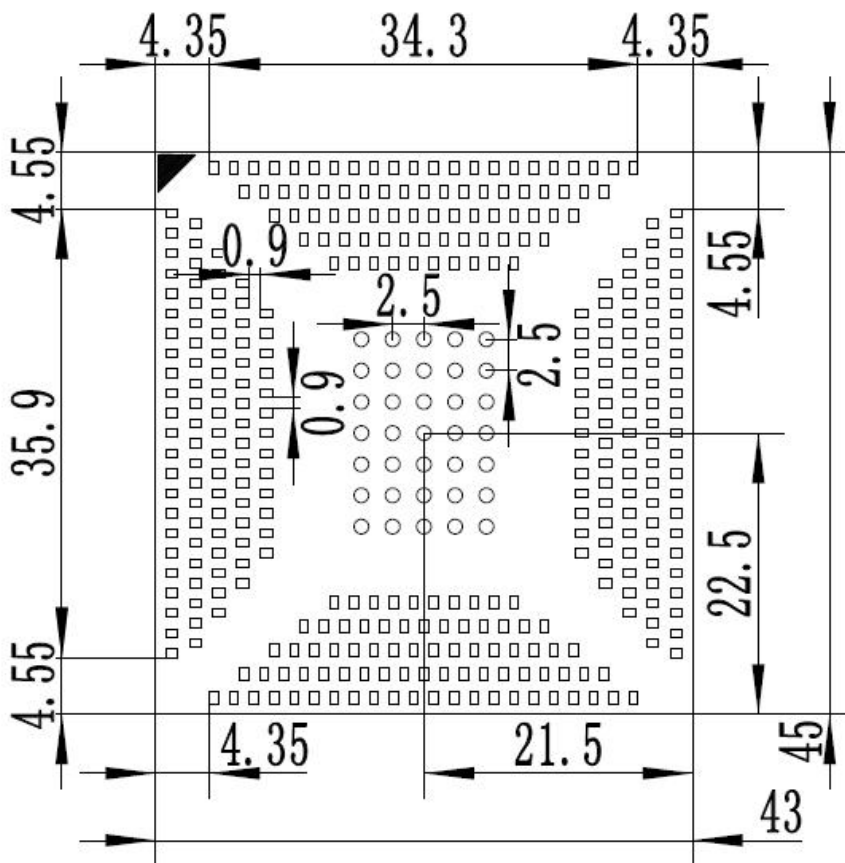
1.2. 产品特点

1. 处理器: 全志 LT527M/MN 系列处理器;

- ◆ 四核 ARM CortexTM-A55@1.8GHz, 四核 ARM CortexTM-A55@1.4GHz;

- ◆ HiFi4 DSP@600MHz;
- ◆ RISC-V@200MHz;
- ◆ NPU 2TOPS (仅 T527MN 支持);
- 2. 显示:
 - ◆ GPU: ARM G57 MC1;
 - ◆ VPU: H.265 4K@60fps 解码, H.264 4K@60fps 解码, H.264 4K@25fps 编码;
- 3. 内存: LPDDR4 2GB/4GB, 32bits;
- 4. 存储: 16GB/32GB eMMC 可选;
- 5. 视频输出:
 - ◆ 1 路 HDMI 2.0, 支持 4K@60fps;
 - ◆ 1 路 eDP, 支持 2.5K@60fps/4K@30fps;
 - ◆ 2 路 dual-link LVDS, 支持 1080p@60fps;
 - ◆ 2 路 RGB 视频输出接口, 支持 1080p@60fps;
 - ◆ 2 路 4-lane 或 1 路 4+4-lane MIPI-DSI, 支持 2K@60fps/2.5K@60fps/4K@45fps;
- 6. 视频输入:
 - ◆ 1 路 DVP 摄像头输入, 16bits;
 - ◆ 4+4-lane 或 4+2+2-lane 或 2+2+2+2-lane MIPI-CSI 输入;
- 7. 音频:
 - ◆ 2 路 DAC, 3 路 ADC, 3 路 audio output, 3 路 audio inputs;
 - ◆ 4 路 I2S/PCM 接口;
 - ◆ 1 路 SPIF I/O;
- 8. 网络: 2 路千兆以太网控制器, 支持 RGMII/RMII 接口;
- 9. PCIE: 1 路 PCIe2.1, RC mode (与 USB3.1 复用);
- 10. USB: 1 路 USB2.0 DRD, 1 路 USB2.0 HOST;
 - ◆ 1 路 USB2.0 DRD;
 - ◆ 1 路 USB2.0 Host;
 - ◆ 1 路 USB3.1 DRD (与 PCIe2.1 复用);
- 11. SDIO: SDIO3.0/ EMMC5.0 控制器;
- 12. 10 路 UART;
- 13. 2 路 CAN;

14. 8 路 I2C;
15. 30 路 PWM;
16. 4 路 SPI;
17. 8 通道 GPADC, 12bits; 2 通道 LRADC, 6bits;
18. 2 路 CIR RX, 1 路 CIR TX;
19. GPIO 187;
20. 操作系统: Ubuntu;
21. 电源:
 - ◆ 单路 DC +5V $\pm$ 10%@2A 电源输入;
 - ◆ 1 路 3.3V@500mA 电源输出;
22. 接口类型: LGA 381 PIN;
23. 尺寸: 45 $\times$ 43 $\times$ 1.6mm, 尺寸如下图所示:



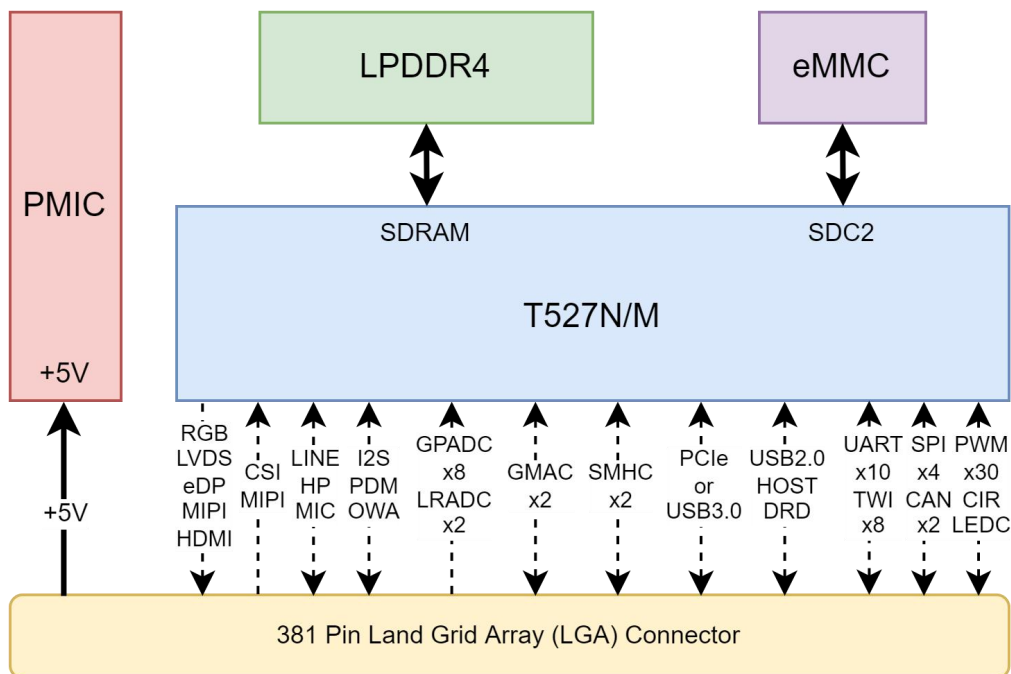
尺寸示意图

24. 工作温度：
◆ 宽温级：-25℃-85℃；

◆ 工业级: -40℃-85℃;

25. PCB 工艺: 12 层板设计, 沉金, 无铅工艺;

1.3.核心板功能框图



功能框图

1.4.典型应用

- 智能家居;
- 智能玩具;
- 智慧城市;
- 平板电脑;
- 物联网网关;
- 广告一体机;
- 工业一体机;
- 工业控制主板;
- 机器人、无人机。

2. 产品选型

2.1. 型号配置

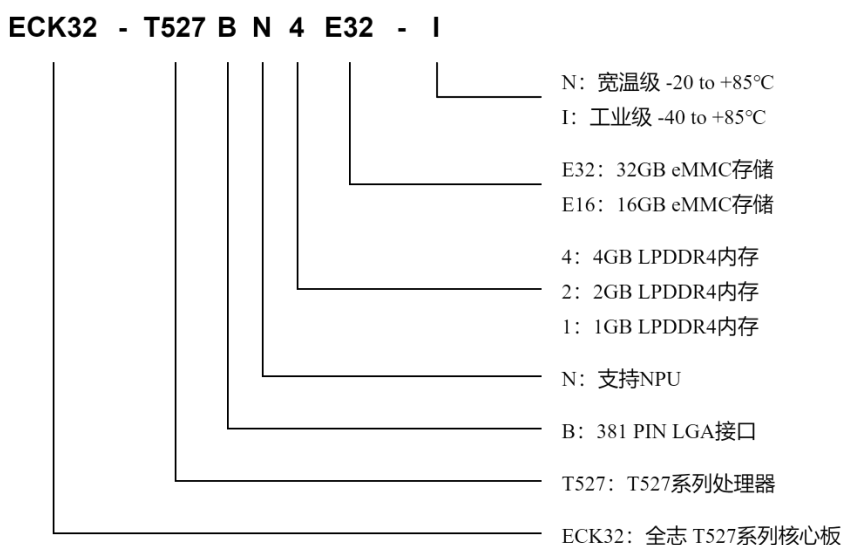
ECK32-T527B 系列核心板选型配置表如下表：

产品选型和配置表

序号	产品型号	处理器型号	内存	存储	工作温度
1	ECK32-T527BN4E32-I	T527M02X0DCH	4GB LPDDR4	32GB eMMC	国产工业级 -40℃ ~ 85℃
2	ECK32-T527BN4E32-N	T527M02X0DCH	4GB LPDDR4	32GB eMMC	国产宽温级 -25℃ ~ 85℃
3	ECK32-T527B2E16-I	T527M00X0DCH	2GB LPDDR4	16GB eMMC	国产工业级 -40℃ ~ 85℃
4	ECK32-T527B4E32-N	T527M00X0DCH	4GB LPDDR4	32GB eMMC	国产宽温级 -25℃ ~ 85℃

2.2. 型号编码

产品型号编码说明如下图：



型号编码说明

3. 快速体验

选择亿佰特 ECB32-PGB 系列单板机产品，可快速体验 ECK32-T527B 核心板产品典型应用功能，了解底板硬件设计，软件开发等开发方法。

4. 功能和参数

4.1. 产品功能

ECK32-T527B 系列核心板主要集成了处理器、DRAM 内存、eMMC 存储和 PMIC 电源系统，并引出了处理器上的所有 I/O 引脚。用户可以根据自己的需要，设计底板来应用核心板上的 I/O 资源，将 I/O 复用成自己所需要的功能接口。

下表列举了 ECK32-T527B 系列核心板在板集成的主要功能参数，和可复用 I/O 资源的功能参数。其中每项 I/O 功能的描述是在不使用其他 I/O 功能的前提下，核心板所能使用该项 I/O 功能的最大指标（例如在使用 24 位色 RGB 接口功能和网络接口功能后，就不能实现全部 UART 功能）。

产品功能表

功能	功能描述
CPU	T527M/MN; Octa-core ARM CortexTM-A55, up to 1.8 GHz; RISC-V CPU, up to 200 MHz; HiFi4 Audio DSP; ARM G57 MC1 GPU; Up to 2 TOPS NPU(T527M not support);
MEM	On board 2GB LPDDR4 / 4GB LPDDR4;
FLASH	On board 16GB / 32GB eMMC;
Video Engine	H.265 MP and VP9 decoder up to 4K@60fps; H.264 BL/MP/HP decoder up to 4K@30fps; H.264 BP/MP/HP encoder up to 4K@25fps; MJPEG encoder up to 4K@15fps, JPEG encoder up to 8K x 8K resolution;
Video Output	2x dual-link LVDS interfaces, up to 1080p@60fps; 2x RGB interfaces with DE/SYNC mode, up to 1080p@60fps; 1x eDP 1.3, up to 2.5K@60fps and 4K@30fps; 4+4-lane MIPI-DSI output interface up to 2.5K@60fps and 4K@45fps; 1x HDMI2.0 TX interface, supporting HDCP1.4;
Video Input	8/10/12/16-bit parallel CSI, support BT.1120 up to 4x1080P@30fps; 4+4-lane, 4+2+2-lane, or 2+2+2+2-lane MIPI CSI, up to 2.0 Gbit/s per lane; Compliant with MIPI-CSI2 V1.1 and MIPI DPHY V1.1; Maximum video capture resolution of 8M@30fps for MIPI CSI;
Audio	3x audio outputs: LINEOUTLP/N, LINEOUTRP/N, HPOUTL/R; 2x audio inputs: MICIN1P/N, MICIN2P/N; 4x I2S/PCM external interfaces: I2S0, I2S1, I2S2, and I2S3; 8x digital PDM microphones (DMIC); 1x OWA RX and 1x OWA TX, compliance with S/PDIF interface;
GMAC	2 x GMAC (10/100/1000 Mbps port with RGMII and RMII interfaces) ;
SMHC	2x SD/MMC host controller (SMHC) interfaces; SMHC0, compliant with the protocol Secure Digital Memory (SD3.0);

	SMHC1, compliant with the protocol Secure Digital I/O (SDIO3.0);
PCIe	1x PCIe2.1&USB3.1 combo PHY; Compliance to PCI Express Base Specification, Revision 2.1; Supports 1 lane link width, Root Complex (RC) mode;
USB	2 x USB2.0 Host; 1 x USB2.0 DRD; 1 x USB3.1 DRD&PCIe2.1 Combo;
UART	Up to 10 UART controllers; Compatible with industry-standard 16450/16550 UARTs; Speed up to 10 Mbit/s with 160 MHz APB clock;
TWI	8x TWI controllers; Standard mode (up to 100 Kbit/s) and fast mode (up to 400 Kbit/s);
SPI	4x SPI controllers; SPI0, SPI2, and S_SPI0, supporting SPI mode; SPI1, supporting SPI mode and display bus interface (DBI) mode;
CAN	2x CAN controllers, supports the CAN 2.0A and 2.0B protocol specification;
PWM	30x PWM channels and 4x PWM controllers;
CIR	2x CIR_RX interfaces, 1x CIR_TX interface;
LEDC	Maximum 1024 LEDs serial connect;
GPADC	8x GPADC input; 12-bit sampling resolution and 10-bit precision; Maximum sampling frequency up to 1 MHz;
LRADC	2x LRADC input; 6-bit resolution; Sampling rate up to 2 kHz;
JTAG	ARM, RISC-V, HiFi4 DSP JTAG;
GPIO	187x GPIO, Supports Interrupt input;

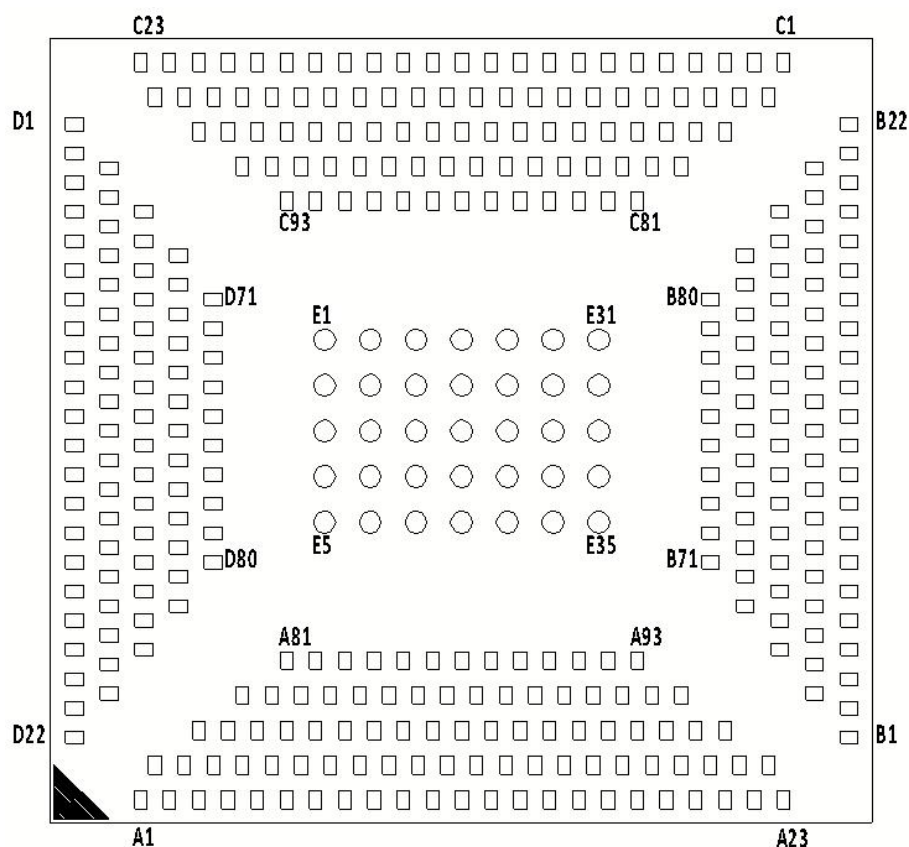
4.2.环境特性

环境特性表

工作温度	宽温级	-25℃ ~ 85℃;
	工业级	-40℃ ~ 85℃;
贮存温度	-40℃ ~ 85℃;	
工作湿度	5%~95%湿度, 非凝结;	
贮存湿度	60℃@95%湿度, 非凝结;	

4.3.I/O 特性

4.3.1. 引脚编号图



引脚编号图 (顶视图)

注: 上图为顶视图, 与从实物底面观察的引脚是镜像关系。

4.3.2. 引脚定义表

ECK32-T527B 核心板接口引脚定义如下表所示, 如需改动管脚功能, 请修改相关驱动配置代码。

引脚定义表

LGA	Pin Name	MPU	Power Rail	Type	Comment
A01	PK13	C9	BLDO3/1.8V/DCDC4/3.3V	I/O	
A02	PK12	B9	BLDO3/1.8V/DCDC4/3.3V	I/O	
A03	GND		GND/0V	PWR	
A04	PK19	B6	BLDO3/1.8V/DCDC4/3.3V	I/O	
A05	PK18	A6	BLDO3/1.8V/DCDC4/3.3V	I/O	
A06	GND		GND/0V	PWR	
A07	PJ12	J4	BLDO3/1.8V/DCDC4/3.3V	I/O	
A08	PJ11	G5	BLDO3/1.8V/DCDC4/3.3V	I/O	
A09	GND		GND/0V	PWR	

A10	PG10	U5	BLDO1/3.3V	I/O	
A11	PG11	U4	BLDO1/3.3V	I/O	
A12	PG12	U3	BLDO1/3.3V	I/O	
A13	MICIN1P	AD1	ALDO4/1.8V	AI	
A14	MICIN2N	AD2	ALDO4/1.8V	AI	
A15	GND		GND/0V	PWR	
A16	GPADC3	W4	ALDO4/1.8V	AI	
A17	GPADC8	AA1	ALDO4/1.8V	AI	
A18	GND		GND/0V	PWR	
A19	PE5	B3	DCDC4/3.3V	I/O	
A20	PE6	A3	DCDC4/3.3V	I/O	
A21	PE7	A2	DCDC4/3.3V	I/O	
A22	PL10	AK9	ALDO3/3.3V	I/O	
A23	PL11	AJ9	ALDO3/3.3V	I/O	
A24	PK15	B8	BLDO3/1.8V/DCDC4/3.3V	I/O	
A25	PK14	A8	BLDO3/1.8V/DCDC4/3.3V	I/O	
A26	GND		GND/0V	PWR	
A27	PK21	B5	BLDO3/1.8V/DCDC4/3.3V	I/O	
A28	PK20	A5	BLDO3/1.8V/DCDC4/3.3V	I/O	
A29	PJ13	J5	BLDO3/1.8V/DCDC4/3.3V	I/O	
A30	PJ1	D2	BLDO3/1.8V/DCDC4/3.3V	I/O	
A31	PJ0	D1	BLDO3/1.8V/DCDC4/3.3V	I/O	
A32	GND		GND/0V	PWR	
A33	PG13	U2	BLDO1/3.3V	I/O	
A34	PG14	U1	BLDO1/3.3V	I/O	
A35	MICIN2N	AE1	ALDO4/1.8V	AI	
A36	MICIN2P	AE2	ALDO4/1.8V	AI	
A37	MBIAS	AK1	CLDO3/3.3V	PWR	
A38	GND		GND/0V	PWR	
A39	GPADC6	Y2	ALDO4/1.8V	AI	
A40	LRADC0	V3	ALDO4/1.8V	AI	
A41	PE0	E6	DCDC4/3.3V	I/O	
A42	PE8	B2	DCDC4/3.3V	I/O	
A43	PE9	B1	DCDC4/3.3V	I/O	
A44	GND		GND/0V	PWR	
A45	GND		GND/0V	PWR	
A46	PK17	C7	BLDO3/1.8V/DCDC4/3.3V	I/O	
A47	PK16	B7	BLDO3/1.8V/DCDC4/3.3V	I/O	
A48	GND		GND/0V	PWR	
A49	PJ8	H2	BLDO3/1.8V/DCDC4/3.3V	I/O	
A50	PJ9	H3	BLDO3/1.8V/DCDC4/3.3V	I/O	
A51	PJ3	E2	BLDO3/1.8V/DCDC4/3.3V	I/O	

A52	PJ2	E1	BLDO3/1.8V/DCDC4/3.3V	I/O	
A53	PG0	R1	BLDO1/3.3V	I/O	
A54	PG1	R2	BLDO1/3.3V	I/O	
A55	HPOUTFB	AM1	BLDO3/1.8V	AI	
A56	HPOUTL	AL2	BLDO3/1.8V	AO	
A57	HPOUTR	AM2	BLDO3/1.8V	AO	
A58	GND		GND/0V	PWR	
A59	GPADC4	W5	ALDO4/1.8V	AI	
A60	GPADC9	AA2	ALDO4/1.8V	AI	
A61	GND		GND/0V	PWR	
A62	NC	/	/	/	
A63	GND		GND/0V	PWR	
A64	PL7	AM8	ALDO3/3.3V	I/O	
A65	PK23	B4	BLDO3/1.8V/DCDC4/3.3V	I/O	
A66	PK22	A4	BLDO3/1.8V/DCDC4/3.3V	I/O	
A67	PJ15	L5	BLDO3/1.8V/DCDC4/3.3V	I/O	
A68	PJ14	L4	BLDO3/1.8V/DCDC4/3.3V	I/O	
A69	PJ10	G4	BLDO3/1.8V/DCDC4/3.3V	I/O	
A70	GND		GND/0V	PWR	
A71	PG2	P3	BLDO1/3.3V	I/O	
A72	PG3	P2	BLDO1/3.3V	I/O	
A73	HP-DET	AJ2	ALDO4/1.8V	AI	
A74	LINEOUTLP	AG2	ALDO4/1.8V	AO	
A75	LINEOUTLN	AG1	ALDO4/1.8V	AO	
A76	GND		GND/0V	PWR	
A77	GPADC7	Y3	ALDO4/1.8V	AI	
A78	LRADC1	V2	ALDO4/1.8V	AI	
A79	PE10	C2	DCDC4/3.3V	I/O	
A80	PL6	AN8	ALDO3/3.3V	I/O	
A81	PJ6	G1	BLDO3/1.8V/DCDC4/3.3V	I/O	
A82	PJ7	G2	BLDO3/1.8V/DCDC4/3.3V	I/O	
A83	PJ5	F2	BLDO3/1.8V/DCDC4/3.3V	I/O	
A84	PJ4	F1	BLDO3/1.8V/DCDC4/3.3V	I/O	
A85	PG4	T3	BLDO1/3.3V	I/O	
A86	PG5	T2	BLDO1/3.3V	I/O	
A87	GND		GND/0V	PWR	
A88	LINEOUTRP	AH2	ALDO4/1.8V	AO	
A89	LINEOUTRN	AH1	ALDO4/1.8V	AO	
A90	GND		GND/0V	PWR	
A91	GPADC5	W6	ALDO4/1.8V	AI	
A92	GPADC10	AA3	ALDO4/1.8V	AI	
A93	GND		GND/0V	PWR	

B01	PE1	C4	DCDC4/3.3V	I/O	
B02	PE2	E5	DCDC4/3.3V	I/O	
B03	PE4	C3	DCDC4/3.3V	I/O	
B04	PE12	C1	DCDC4/3.3V	I/O	
B05	PJ20	K3	DCDC4/3.3V	I/O	
B06	PL12	AK7	ALDO3/3.3V	I/O	
B07	PG8	R4	BLDO1/3.3V	I/O	
B08	GND		GND/0V	PWR	
B09	PJ16	J1	BLDO3/1.8V/DCDC4/3.3V	I/O	
B10	PI6	AK15	DCDC4/3.3V	I/O	
B11	PI7	AH15	DCDC4/3.3V	I/O	
B12	PI0	AH13	DCDC4/3.3V	I/O	
B13	PI1	AG13	DCDC4/3.3V	I/O	
B14	PI11	AM17	DCDC4/3.3V	I/O	
B15	PM2	AM4	BLDO1/3.3V	I/O	
B16	GND		GND/0V	PWR	
B17	GND		GND/0V	PWR	
B18	GND		GND/0V	PWR	
B19	VDD_CORE_5V		5V IN/5V	PWR	
B20	VDD_CORE_5V		5V IN/5V	PWR	
B21	VDD_CORE_5V		5V IN/5V	PWR	
B22	VDD_CORE_5V		5V IN/5V	PWR	
B23	PE3	E4	DCDC4/3.3V	I/O	
B24	PE11	J7	DCDC4/3.3V	I/O	
B25	PE14	L7	DCDC4/3.3V	I/O	
B26	PJ22	L2	DCDC4/3.3V	I/O	
B27	PL2	AN7	ALDO3/3.3V	I/O	
B28	GND		GND/0V	PWR	
B29	PI2	AL15	DCDC4/3.3V	I/O	
B30	PI3	AN15	DCDC4/3.3V	I/O	
B31	PI8	AL16	DCDC4/3.3V	I/O	
B32	PI12	AL17	DCDC4/3.3V	I/O	
B33	GND		GND/0V	PWR	
B34	PI9	AM16	DCDC4/3.3V	I/O	
B35	PM0	AN3	BLDO1/3.3V	I/O	
B36	GND		GND/0V	PWR	
B37	GND		GND/0V	PWR	
B38	GND		GND/0V	PWR	
B39	VDD_CORE_5V		5V IN/5V	PWR	
B40	VDD_CORE_5V		5V IN/5V	PWR	
B41	VDD_CORE_5V		5V IN/5V	PWR	
B42	PE13	G6	DCDC4/3.3V	I/O	

B43	PJ21	K2	DCDC4/3.3V	I/O	
B44	PL13	AJ7	ALDO3/3.3V	I/O	
B45	PG6	R6	BLDO1/3.3V	I/O	
B46	PJ24	M3	DCDC4/3.3V	I/O	
B47	PI4	AM15	DCDC4/3.3V	I/O	
B48	PI5	AJ15	DCDC4/3.3V	I/O	
B49	PM5	AL5	BLDO1/3.3V	I/O	
B50	PJ26	N2	DCDC4/3.3V	I/O	
B51	PJ27	N1	DCDC4/3.3V	I/O	
B52	PI14	AM18	DCDC4/3.3V	I/O	
B53	PM3	AM3	BLDO1/3.3V	I/O	
B54	GND		GND/0V	PWR	
B55	GND		GND/0V	PWR	
B56	VDD_CORE_5V		5V IN/5V	PWR	
B57	VDD_CORE_5V		5V IN/5V	PWR	
B58	PJ23	L1	DCDC4/3.3V	I/O	
B59	PL3	AM6	ALDO3/3.3V	I/O	
B60	PG9	U6	BLDO1/3.3V	I/O	
B61	PJ18	N4	BLDO3/1.8V/DCDC4/3.3V	I/O	
B62	PJ19	N5	BLDO3/1.8V/DCDC4/3.3V	I/O	
B63	PM4	AN4	BLDO1/3.3V	I/O	
B64	PL8	AN9	ALDO3/3.3V	I/O	
B65	PL9	AM9	ALDO3/3.3V	I/O	
B66	PI10	AN17	DCDC4/3.3V	I/O	
B67	PM1	AN2	BLDO1/3.3V	I/O	
B68	GND		GND/0V	PWR	
B69	GND		GND/0V	PWR	
B70	GND		GND/0V	PWR	
B71	PG7	R5	BLDO1/3.3V	I/O	
B72	PJ25	M2	DCDC4/3.3V	I/O	
B73	PJ17	J2	BLDO3/1.8V/DCDC4/3.3V	I/O	
B74	GND		GND/0V	PWR	
B75	CK32K-OUT	AL11	RTC/1.8V	AO	10KΩ pull up
B76	CK24M-OUT	AM14	ALDO4/1.8V	AO	
B77	PE15	N7	DCDC4/3.3V	I/O	
B78	PI13	AK17	DCDC4/3.3V	I/O	
B79	VCC-CARD		CLDO3/3.3V	PWR	
B80	VCC-CARD		CLDO3/3.3V	PWR	
C01	PB9	R28	CLDO3/3.3V	I/O	
C02	PB11	R30	CLDO3/3.3V	I/O	
C03	PB13	R32	CLDO3/3.3V	I/O	
C04	PB1	N29	CLDO3/3.3V	I/O	

C05	GND		GND/0V	PWR	
C06	PD21	L29	DCDC4/3.3V	I/O	
C07	GND		GND/0V	PWR	
C08	GND		GND/0V	PWR	
C09	PB8	P32	CLDO3/3.3V	I/O	
C10	GND		GND/0V	PWR	
C11	PWRON	/	RTC/1.8V	I/O	100Ω in series
C12	GND		GND/0V	PWR	
C13	PD17	J33	BLDO3/1.8V/DCDC4/3.3V	I/O	
C14	PD16	J32	BLDO3/1.8V/DCDC4/3.3V	I/O	
C15	GND		GND/0V	PWR	
C16	PD7	F33	BLDO3/1.8V/DCDC4/3.3V	I/O	
C17	PD6	F32	BLDO3/1.8V/DCDC4/3.3V	I/O	
C18	GND		GND/0V	PWR	
C19	EDP-AUXN	C33	BLDO3/1.8V	I/O	
C20	EDP-AUXP	C32	BLDO3/1.8V	I/O	
C21	EDP-HPD	C29	BLDO3/1.8V	I/O	
C22	EDP-TX3N	B33	BLDO3/1.8V	I/O	
C23	EDP-TX3P	B32	BLDO3/1.8V	I/O	
C24	PB10	R29	CLDO3/3.3V	I/O	
C25	PB12	R31	CLDO3/3.3V	I/O	
C26	PB0	N28	CLDO3/3.3V	I/O	
C27	PB3	M32	CLDO3/3.3V	I/O	
C28	PD23	L32	DCDC4/3.3V	I/O	
C29	GND		GND/0V	PWR	
C30	NC		/	/	
C31	GND		GND/0V	PWR	
C32	PC3	U29	CLDO1/1.8V	I/O	
C33	PC7	W29	CLDO1/1.8V	I/O	
C34	PC12	U33	CLDO1/1.8V	I/O	
C35	PD19	K32	BLDO3/1.8V/DCDC4/3.3V	I/O	
C36	PD18	K31	BLDO3/1.8V/DCDC4/3.3V	I/O	
C37	GND		GND/0V	PWR	
C38	PD9	G31	BLDO3/1.8V/DCDC4/3.3V	I/O	
C39	PD8	G30	BLDO3/1.8V/DCDC4/3.3V	I/O	
C40	GND		GND/0V	PWR	
C41	PD1	D33	BLDO3/1.8V/DCDC4/3.3V	I/O	
C42	PD0	D32	BLDO3/1.8V/DCDC4/3.3V	I/O	
C43	GND		GND/0V	PWR	
C44	EDP-TX2N	B31	BLDO3/1.8V	I/O	
C45	EDP-TX2P	A31	BLDO3/1.8V	I/O	
C46	PB14	R33	CLDO3/3.3V	I/O	

C47	PB2	M31	CLDO3/3.3V	I/O	
C48	PD22	L31	DCDC4/3.3V	I/O	
C49	PI15	AH17	DCDC4/3.3V	I/O	
C50	PI16	AJ17	DCDC4/3.3V	I/O	
C51	WREQIN	AK13	BLDO1/3.3V	I/O	
C52	PB6	N33	CLDO3/3.3V	I/O	
C53	PC2	U30	CLDO1/1.8V	I/O	
C54	PC4	U28	CLDO1/1.8V	I/O	
C55	AP-NMI	AM10	RTC/1.8V	I/O	1nF pull down 10KΩ pull up
C56	PH11	A16	CLDO3/3.3V	I/O	
C57	PD15	J30	BLDO3/1.8V/DCDC4/3.3V	I/O	
C58	PD14	J29	BLDO3/1.8V/DCDC4/3.3V	I/O	
C59	GND		GND/0V	PWR	
C60	PD3	E31	BLDO3/1.8V/DCDC4/3.3V	I/O	
C61	PD2	E30	BLDO3/1.8V/DCDC4/3.3V	I/O	
C62	GND		GND/0V	PWR	
C63	EDP-TX1N	B30	BLDO3/1.8V	I/O	
C64	EDP-TX1P	A30	BLDO3/1.8V	I/O	
C65	RESET	AJ11	RTC/1.8V	I/O	1nF pull down 10KΩ pull up 100Ω in series
C66	PD20	L28	DCDC4/3.3V	I/O	
C67	GND		GND/0V	PWR	
C68	GND		GND/0V	PWR	
C69	GND		GND/0V	PWR	
C70	PL4	AM7	ALDO3/3.3V	I/O	
C71	PL5	AL7	ALDO3/3.3V	I/O	
C72	GND		GND/0V	PWR	
C73	PH8	D16	CLDO3/3.3V	I/O	
C74	GND		GND/0V	PWR	
C75	GND		GND/0V	PWR	
C76	PD11	G33	BLDO3/1.8V/DCDC4/3.3V	I/O	
C77	PD10	G32	BLDO3/1.8V/DCDC4/3.3V	I/O	
C78	GND		GND/0V	PWR	
C79	EDP-TX0N	B29	BLDO3/1.8V	I/O	
C80	EDP-TX0P	A29	BLDO3/1.8V	I/O	
C81	GND		GND/0V	PWR	
C82	GND		GND/0V	PWR	
C83	GND		GND/0V	PWR	
C84	PB7	P31	CLDO3/3.3V	I/O	
C85	GND		GND/0V	PWR	

C86	FEL	F16	CLDO3/3.3V	I/O	1nF pull down 100Ω in series
C87	PH19	C13	CLDO3/3.3V	I/O	
C88	PH12	C15	CLDO3/3.3V	I/O	
C89	PD13	H32	BLDO3/1.8V/DCDC4/3.3V	I/O	
C90	PD12	H31	BLDO3/1.8V/DCDC4/3.3V	I/O	
C91	GND		GND/0V	PWR	
C92	PD5	E33	BLDO3/1.8V/DCDC4/3.3V	I/O	
C93	PD4	E32	BLDO3/1.8V/DCDC4/3.3V	I/O	
D01	HTX0P	B27	BLDO3/1.8V	I/O	
D02	HTX0N	C27	BLDO3/1.8V	I/O	
D03	GND		GND/0V	PWR	
D04	HTX2P	B25	BLDO3/1.8V	I/O	
D05	HTX2N	C25	BLDO3/1.8V	I/O	
D06	HHPD	D28	BLDO3/1.8V	I/O	
D07	GND		GND/0V	PWR	
D08	USB0-DP	A24	CLDO3/3.3V	I/O	
D09	USB0-DM	B24	CLDO3/3.3V	I/O	
D10	GND		GND/0V	PWR	
D11	PF2	C19	BLDO3/1.8V/CLDO3/3.3V	I/O	22Ω in series
D12	PF3	B19	BLDO3/1.8V/CLDO3/3.3V	I/O	
D13	PF1	A20	BLDO3/1.8V/CLDO3/3.3V	I/O	
D14	GND		GND/0V	PWR	
D15	PK0	A12	BLDO3/1.8V/DCDC4/3.3V	I/O	
D16	PK1	B12	BLDO3/1.8V/DCDC4/3.3V	I/O	
D17	GND		GND/0V	PWR	
D18	PK4	A10	BLDO3/1.8V/DCDC4/3.3V	I/O	
D19	PK5	B10	BLDO3/1.8V/DCDC4/3.3V	I/O	
D20	GND		GND/0V	PWR	
D21	PK10	E8	BLDO3/1.8V/DCDC4/3.3V	I/O	
D22	PK11	D8	BLDO3/1.8V/DCDC4/3.3V	I/O	
D23	HTX1P	A26	BLDO3/1.8V	I/O	
D24	HTX1N	B26	BLDO3/1.8V	I/O	
D25	GND		GND/0V	PWR	
D26	HSDA	E26	BLDO3/1.8V	I/O	5V TOL
D27	HSCL	D26	BLDO3/1.8V	I/O	5V TOL
D28	GND		GND/0V	PWR	
D29	USB1-DP	D24	CLDO3/3.3V	I/O	
D30	USB1-DM	E24	CLDO3/3.3V	I/O	
D31	GND		GND/0V	PWR	
D32	PF0	B20	BLDO3/1.8V/CLDO3/3.3V	I/O	
D33	PF5	A18	BLDO3/1.8V/CLDO3/3.3V	I/O	

D34	PH9	C16	CLDO3/3.3V	I/O	
D35	PH10	B16	CLDO3/3.3V	I/O	
D36	GND		GND/0V	PWR	
D37	PK2	B11	BLDO3/1.8V/DCDC4/3.3V	I/O	
D38	PK3	C11	BLDO3/1.8V/DCDC4/3.3V	I/O	
D39	GND		GND/0V	PWR	
D40	PK8	E10	BLDO3/1.8V/DCDC4/3.3V	I/O	
D41	PK9	D10	BLDO3/1.8V/DCDC4/3.3V	I/O	
D42	GND		GND/0V	PWR	
D43	HTXCP	A28	BLDO3/1.8V	I/O	
D44	HTXCN	B28	BLDO3/1.8V	I/O	
D45	GND		GND/0V	PWR	
D46	USB2-DP	D22	DCDC4/3.3V	I/O	
D47	USB2-DM	E22	DCDC4/3.3V	I/O	
D48	GND		GND/0V	PWR	
D49	PF4	B18	BLDO3/1.8V/CLDO3/3.3V	I/O	
D50	PF6	D20	BLDO3/1.8V/CLDO3/3.3V	I/O	
D51	GND		GND/0V	PWR	
D52	PH5	E16	CLDO3/3.3V	I/O	
D53	PH4	B17	CLDO3/3.3V	I/O	
D54	PH18	A14	CLDO3/3.3V	I/O	
D55	GND		GND/0V	PWR	
D56	PK6	E12	BLDO3/1.8V/DCDC4/3.3V	I/O	
D57	PK7	D12	BLDO3/1.8V/DCDC4/3.3V	I/O	
D58	HCEC	E28	BLDO3/1.8V	I/O	5V TOL
D59	PCIE-TX0-DP	A22	BLDO3/1.8V	I/O	
D60	PCIE-TX0-DN	B22	BLDO3/1.8V	I/O	
D61	GND		GND/0V	PWR	
D62	PCIE-RX0-DP	B23	BLDO3/1.8V	I/O	
D63	PCIE-RX0-DN	C23	BLDO3/1.8V	I/O	
D64	GND		GND/0V	PWR	
D65	PH16	B14	CLDO3/3.3V	I/O	
D66	PH1	E18	CLDO3/3.3V	I/O	
D67	PH2	D18	CLDO3/3.3V	I/O	
D68	PH7	F14	CLDO3/3.3V	I/O	
D69	PH17	B13	CLDO3/3.3V	I/O	
D70	PH6	G12	CLDO3/3.3V	I/O	
D71	GND		GND/0V	PWR	
D72	GND		GND/0V	PWR	
D73	PCIE-CLKP	B21	BLDO3/1.8V	I/O	100nF in series
D74	PCIE-CLKN	C21	BLDO3/1.8V	I/O	100nF in series
D75	GND		GND/0V	PWR	

D76	PH0	F18	CLDO3/3.3V	I/O	
D77	PH15	D14	CLDO3/3.3V	I/O	
D78	PH14	E14	CLDO3/3.3V	I/O	
D79	PH13	B15	CLDO3/3.3V	I/O	
D80	PH3	C17	CLDO3/3.3V	I/O	
E01	GND		GND/0V	PWR	
E02	GND		GND/0V	PWR	
E03	GND		GND/0V	PWR	
E04	GND		GND/0V	PWR	
E05	GND		GND/0V	PWR	
E06	GND		GND/0V	PWR	
E07	GND		GND/0V	PWR	
E08	GND		GND/0V	PWR	
E09	GND		GND/0V	PWR	
E10	GND		GND/0V	PWR	
E11	GND		GND/0V	PWR	
E12	GND		GND/0V	PWR	
E13	GND		GND/0V	PWR	
E14	GND		GND/0V	PWR	
E15	GND		GND/0V	PWR	
E16	GND		GND/0V	PWR	
E17	GND		GND/0V	PWR	
E18	GND		GND/0V	PWR	
E19	GND		GND/0V	PWR	
E20	GND		GND/0V	PWR	
E21	GND		GND/0V	PWR	
E22	GND		GND/0V	PWR	
E23	GND		GND/0V	PWR	
E24	GND		GND/0V	PWR	
E25	GND		GND/0V	PWR	
E26	GND		GND/0V	PWR	
E27	GND		GND/0V	PWR	
E28	GND		GND/0V	PWR	
E29	GND		GND/0V	PWR	
E30	GND		GND/0V	PWR	
E31	GND		GND/0V	PWR	
E32	GND		GND/0V	PWR	
E33	GND		GND/0V	PWR	
E34	GND		GND/0V	PWR	
E35	GND		GND/0V	PWR	

注:

- ◆ AI: 模拟量输入;
- ◆ AO: 模拟量输出;
- ◆ DI: 数字量输入;
- ◆ DO: 数字量输出;
- ◆ I/O: 数字量输入输出;
- ◆ PWR: 电源;
- ◆ 走线长度单位为 mil;
- ◆ 详细 LGA 引脚复用功能可查看《ECK32-T527B Pin List》文件。

4.3.3. I/O 阻抗控制

ECK32-T527B 系列核心板所有高速信号在 PCB 设计时都做了阻抗控制和长度控制, 核心板走线阻抗控制参数见下表。

走线阻抗控制表

序号	阻抗控制走线分类	阻抗控制	典型型号网络名称
1	USB 差分信号	$90 \pm 10\% \Omega$	USB0-DP/USB0-DM
2	PCIe 差分信号	$100 \pm 10\% \Omega$	PCIE-RX0-DP/PCIE-RX0-DN
3	EDP 差分信号	$100 \pm 10\% \Omega$	EDP-TX0P/EDP-TX0N
4	HDMI 差分信号	$100 \pm 10\% \Omega$	HTX0P/HTX0N
5	LVDS、MIPI 差分信号	$100 \pm 10\% \Omega$	LVDS0-D0P/LVDS0-D0N
6	一般单端走线	$50 \pm 10\% \Omega$	

4.4. 电气特性

4.4.1. 功耗

注: 以下参数是在常温环境下, 在 ECB32-PGBN4E32-I 单板机上, 对 ECK32-T527BN4 E32-I 核心板进行的测量, 测量功耗不包含底板功耗。测量在 eMMC 上运行 Debian 系统, 重载功耗时运行 stress-ng 测试程序, HDMI 显示, 无底板 TF 卡访问, 连接一路千兆网络。测试方法、使用功能、环境温度等因素都会影响功耗, 以下功耗数据仅供参考。

电源功耗表

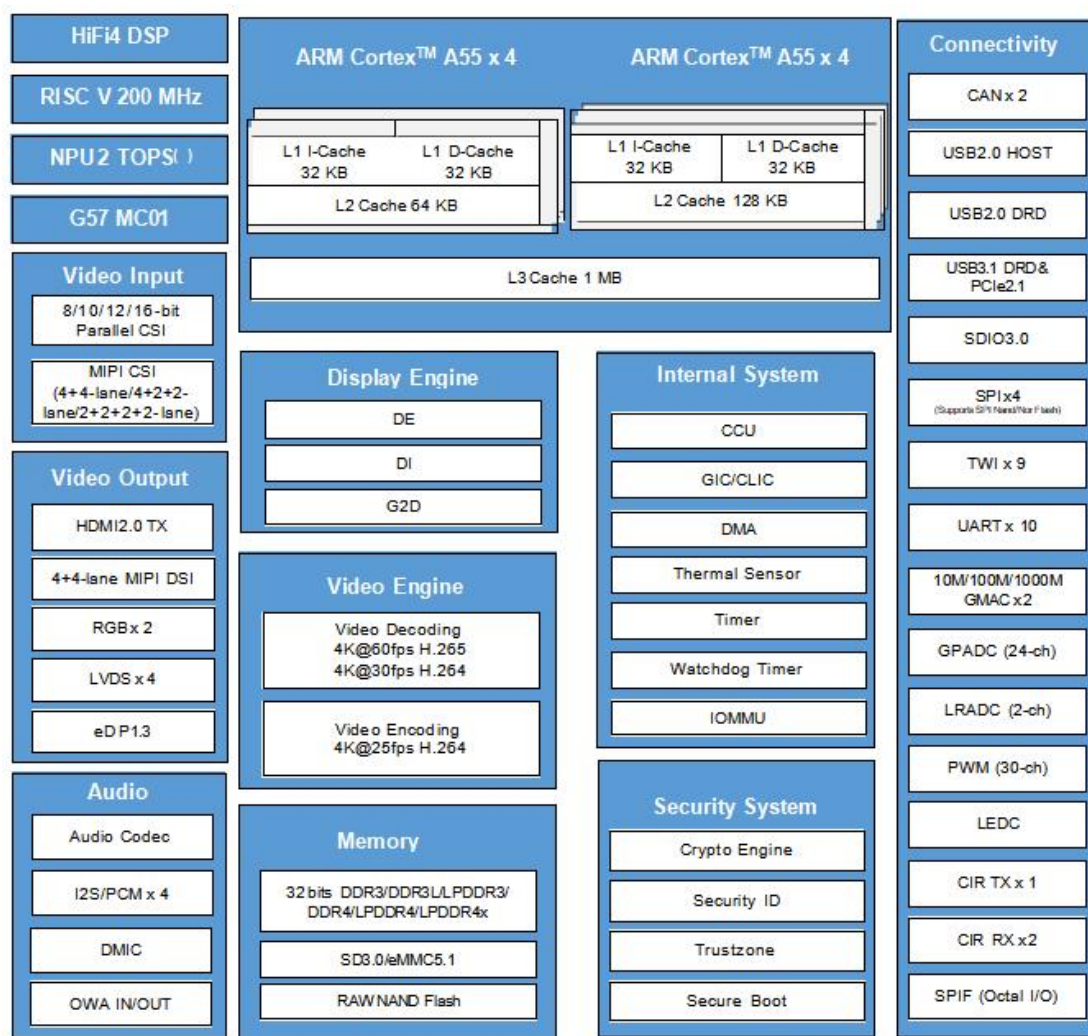
电源状态	测试环境	电源电压	电流	功耗
BOOT	UBOOT 运行过程中	5V	0.278A	1.39W
PWRUP	进入系统未运行应用	5V	0.318A	1.59W
PWRUP	软件重载测试	5V	1.378A	6.89W
SLEEP	freeze 模式休眠状态	5V	0.137A	0.685W
SLEEP	mem 模式休眠状态	5V	0.009A	0.045W

PWROFF	软件关机	5V	0A	0
--------	------	----	----	---

5. 核心板硬件设计

5.1. 处理器

ECK32-T527B 系列核心板选用的全志 T527 系列处理器是具备高性能的八核 Cortex-A55 平台的 SOC 产品, 适用于商业、工业和汽车领域。T527 系列处理器功能框图如下图所示。



T527 系统功能框图

5.2. 内存

ECK32-T527B 系列核心板在板贴装 1 片 LPDDR4 SDRAM 内存芯片。设计为 32 位内存数据位宽, 当前提供 2GB/4GB 两种容量可选。设计内存可选用国产工业级或国产宽温级器件。内存芯片型号见下表。

内存芯片选型表

厂家	型号	单片容量	工作温度
得一微 (YEESTOR)	SGG1G32F5EI-S02	32Gbit	-40°C ~ 95°C
得一微 (YEESTOR)	SGG512M32F5EI-S07	16Gbit	-40°C ~ 95°C
江波龙 (Longsys)	FLXC2004G-N1	16Gbit	-25°C ~ 85°C

注: 具体贴装内存芯片型号以实物为准。

5.3.时钟

ECK32-T527B 系列核心板在板提供 1 个 32.768KHz 晶体 (无源) 振荡电路和 1 个 24MHz 晶体 (无源) 振荡电路, 作为处理器系统时钟源。晶振器件均选用国产工业级晶振。

5.4.存储

ECK32-T527B 系列核心板在板设计有两种存储介质, 一种是 eMMC 存储介质。这种存储介质, 具备存储容量大、单位存储成本低、读写速度较快和使用方便的特点。另一种存储介质是 EEPROM, 连接在 I2C 总线上。这种存储介质可靠性高, 使用简单可作为用户参数存储。两种存储介质默认都装配, 无需选配。

ECK32-T527B 系列核心板 eMMC 存储器通过 SMHC2 (SDC2) 总线连接到处理器上, 支持 150MHz HS400 模式, 测试最大读盘速度可达 232MB/s。器件采用国产工业级或宽温级 eMMC 存储芯片。

ECK32-T527B 系列核心板 EEPROM 芯片通过 TWI1 (I2C1) 总线连接到处理器上。存储芯片采用国产工业级 EEPROM, 最大容量为 32Kbit。

ECK32-T527B 系列核心板存储芯片型号见下表。

存储芯片选型表

厂家	型号	容量	工作温度
江波龙 (Longsys)	FEMDRW032G-88A19	32GB	-40°C ~ 85°C
江波龙 (Longsys)	FEMDRW016G-88A43	16GB	-40°C ~ 85°C
得一微 (YEESTOR)	SGM8200C-S32BBG	32GB	-25°C ~ 85°C
辉芒微 (FMD)	FT24C32A	32Kb	-40°C ~ 85°C

注: 具体贴装内存芯片型号以实物为准。

5.5.电源

ECK32-T527B 系列核心板采用原厂 PMIC 电源方案, 严格按照 T527 手册中的电压、功率和时序要求进行设计。所选 PMIC 方案芯片型号为: AXP717B 和 AXP323。ECK32-T527B 系列核心板采用单路直流+5V 电源供电, 外部只需要提供 VDD_CORE_5V 一路电源输入, 其他电源都由核心板内部产生, 无需额外供电, 极大简化用户电源设计难度。

ECK32-T527B 系列核心板还提供一路电源输出 VCC-CARD。该电源源于 PMIC 芯片 C LDO3，默认工作电压为 3.3V，最大输出电流为 500mA，可用于底板小功率器件供电和底板 I/O 接口上电时序控制。

5.5.1. 核心板上电时序

ECK32-T527B 系列核心板电源和 I/O 接口上电大致分为 4 个阶段：

核心板电源和信号上电时序表

上电阶段	电源	时间
RANK 1	核心板 5V 电源上电	0ms
RANK 2	RTC、ALDO4、CLDO1、CLDO3、ALDO3、	20ms
RANK 3	RESET	70ms
RANK 4	BLDO1、BLDO3、DCDC4	700ms

5.5.2. 核心板休眠时 I/O 电源状态

ECK32-T527B 系列核心板休眠时，只有以下电源 I/O 有电，因此只能通过 PL 上的 GPIO 唤醒核心板。

核心板休眠时 I/O 电源状态表

电源	电压	典型 I/O
RTC	1.8V	RESET、PWRON
ALDO3	3.3V	PL

5.5.3. 核心板 I/O 接口电源轨

ECK32-T527B 系列核心板 PMIC 电源上电时间主要分为两个阶段，第一阶段是 5V 输入电源有效后，核心板 PMIC 自动开启的电源（RANK1）；第二阶段是 PMIC 默认关闭，在软件启动后配置打开的电源（RANK4）。

I/O 电源轨和上电时序

Pin Name	Power Rail	Voltage	Rank
VDD_CORE_5V	5V IN	5V	RANK 0
AP-NMI、PWRON、RESET	RTC	1.8V	RANK 1
FEL、MBIAS、USB、PB、PH、VCC-CARD	CLDO3	3.3V	RANK 1
PC	CLDO1	1.8V	RANK 1
PF	BLDO3/CLDO3	1.8V/3.3V	RANK 1
CK24M-OUT、HDMI-DET、LRADC、GPADC、LINEOUT、MIC	ALDO4	1.8V	RANK 1
PL	ALDO3	3.3V	RANK 1

PE、PI	DCDC4	3.3V	RANK 4
PD、PJ、PK	BLDO3/DCDC4	1.8V/3.3V	RANK 4
EDP、HDMI、HEADPHONE、PCIE	BLDO3	1.8V	RANK 4
CK32K-OUT、PG、PM、WREQIN	BLDO1	3.3V	RANK 4

5.6.在板 I/O 分配

ECK32-T527B 系列核心板上部分功能占用了 T527 处理器的 I/O 功能，这些 I/O 功能未引出到 LGA 引脚，用户在软件配置时应注意这些 I/O 的功能配置。具体占用的 I/O 如下表所示。

核心板在板复用 I/O 分配表

MPU Pin	GPIO	Function
AN6	PL0	PMU-SCK
AN5	PL1	PMU-SDA
W28	PC0	eMMC-DS
Y31	PC1	eMMC-RST
Y32	PC5	eMMC-CLK
W33	PC6	eMMC-CMD
W32	PC8	eMMC-D3
W31	PC9	eMMC-D4
V32	PC10	eMMC-D0
V31	PC11	eMMC-D5
U32	PC13	eMMC-D1
U31	PC14	eMMC-D6
T32	PC15	eMMC-D2
T31	PC16	eMMC-D7
N31	PB4	TWI1-SCK
N32	PB5	TWI1-SDA

6. 底板硬件设计

6.1.电源接口

对于嵌入式产品设计，电源系统的设计至关重要，不但需要考虑电源本身的基本电气参数，还要考虑电源的稳定性设计、时序设计等多种因素。ECK32-T527B 系列核心板已经将复杂的电源管理和硬件电路集成到核心板上。核心板采用了单电源供电方案，并提供电源时序管理信号，尽量简化用户底板电源设计。

6.1.1. 电源输入

ECK32-T527B 系列核心板采用单路直流+5V 电源供电, 供电输入电源引脚名为 VDD_CORE_5V。供电电压范围为 $5.0V \pm 10\%$ 。ECK32-T527B 系列核心板典型功耗为 6W 左右。底板在对核心板供电电源设计时, 要考虑 I/O 输出功耗和更多功能同时运行时增加的功耗, 还要考虑高温下元器件功耗的增加, 所以建议核心板供电电流设计不应小于 2A。

采用 DC-DC 电源对核心板供电, 在电源设计时电源功率裕度也不应太大。如果电源设计功率太大, 很多电源为保证转换效率, 会工作在不连续 PWM 模式下, 输出电源纹波会显著增大, 不利于数字信号系统的工作稳定性。

6.1.2. 电源输出

ECK32-T527B 系列核心板还提供 1 路电源输出, 引脚名为 VCC-CARD, 可用于底板小功率器件供电或底板 I/O 接口上电时序控制。

6.1.3. 底板电源时序控制

底板电源时序控制主要考虑核心板 I/O 上电时序。ECK32-T527B 系列核心板的 I/O 接口主要分为两个阶段上电, 第一阶段是 5V 输入电源有效后, 核心板 PMIC 自动开启的电源; 第二阶段是 PMIC 默认关闭, 在软件启动后配置打开的电源。要保证底板不会对核心板 I/O 接口形成漏电流, 简单的办法是在核心板 I/O 上电后 (即核心板软件配置打开所有 I/O 电源后), 才上电底板和核心板连接的所有 I/O 接口电源。可以使用核心板 PE 或 PI 上的一个 I/O (例如用 PE15) 来控制底板 I/O 接口电源上电。对于需要在软件工作前上电的 I/O 接口 (例如 SD 卡接口和调试串口), 如果功率较小可以直接使用 VCC-CARD 电源供电, 如果功率较大, 可以使用 VCC-CARD 控制的电源供电。

6.2. 启动配置

6.2.1. 启动顺序配置

ECK32-T527B 系列核心板启动时, 处理器会读取 BOOT_Select 的状态, 选择枚举介质的顺序。BOOT_Select 在核心板上已固定好配置状态, 默认启动顺序为: SMHC0->EMMC_BOOT->EMMC_USER->try(except SPI in PJ)

6.2.2. FEL 引脚

ECK32-T527B 系列核心板支持固件强制烧录引脚 FEL。在 ECK32-T527B 系列核心板未上电时, 将 FEL 信号接地, 上电后, 将 FEL 释放, ECK32-T527B 系列核心板将进入固件升

级模式。用户可以在底板上设计按键或跳线将 FEL 信号接地，强制处理器进入固件升级模式。由于信号在核心板上已经设计了上拉电阻，底板设计只需要考虑接地和适当的 TVS 保护，不要在底板上为 FEL 信号随意设计上拉电阻。如果不使用 FEL 信号，该信号可以悬空处理，可以通过 SD 卡对固件进行升级。

6.2.3. 引脚定义

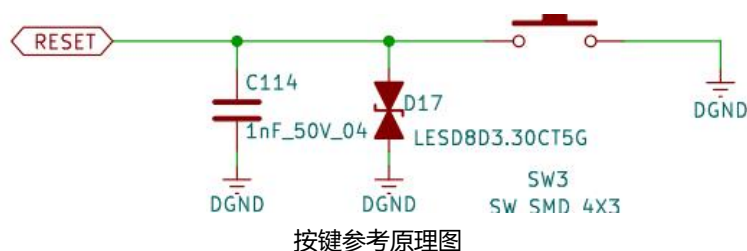
启动配置引脚定义表

LGA	Pin Name	MPU	Power Rail	Type	Length	Comment
C86	FEL	F16	CLDO3/3.3V	I/O		1nF pull down 100Ω in series

6.3. 复位按键

ECK32-T527B 系列核心板引出的 RESET 信号可以连接外部按键，用于实现对处理器的复位控制。RESET 信号为输入输出双向信号，可以作为外部复位输入，用于复位处理器，也是处理器内部电源复位信号输出。RESET 信号在核心板内提供了 10K 欧姆上拉电阻。因此在底板应用中，RESET 信号作为手动复位输入时，不要再连接上拉电阻，直接连接按键，或者通过 OD 门驱动。也不要通过推挽输出的接口驱动 RESET 信号。在连接手动输入按键时，可以放置小电容（电容值不大于 1nF）和 TVS 来减小干扰和提高 ESD 性能。按键参考原理图如下图所示。

6.3.1. 参考电路



注：复位和电源按键信号不要随意通过电阻上拉。如果上拉电源轨不正确，会导致在系统待机或关机的时候，引起不确定信号输入到按键信号接口。

6.3.2. 引脚定义

按键引脚定义表

LGA	Pin Name	MPU	Power Rail	Type	Length	Comment
C65	RESET	AJ11	RTC/1.8V	I/O		1nF pull down 10KΩ pull up 100Ω in series

6.3.3. LAYOUT 建议

- ❖ 复位信号是敏感信号，可以包地处理或远离干扰较大的信号；
- ❖ 复位信号 TVS 管尽可能靠近按键摆放。

6.4.参考时钟和 NMI

ECK32-T527B 系列核心板提供 2 路时钟输出信号。一路是 24MHz 时钟输出 CK24M-OUT，另一路是 32.768KHz 时钟输出 CK32K-OUT。两路时钟输出可以给 Wi-Fi 模组使用。注意：这里的 CK32K-OUT 是 PM 电源域。

6.4.1. REFCLK_OUT

处理器 DCXO 时钟模块可以通过 REFCLK_OUT_J2 引脚扇出与主时钟同频率的时钟信号。该时钟信号可以提供给底板上的器件做时钟输入，例如 Wi-Fi 模块。在使用该时钟参考输出时要考虑该时钟电平、精度、上电顺序是否适合底板器件。如果不满足，建议不要使用该时钟信号。

6.4.2. NMI

处理器非屏蔽中断信号，主要用于 PMIC 的管理。该引脚功能不建议用户使用。不使用时可悬空处理。

6.4.3. 引脚定义

按键引脚定义表

LGA	Pin Name	MPU	Power Rail	Type	Length	Comment
C55	AP-NMI	AM10	RTC/1.8V	I/O		1nF pull down 10KΩ pull up
B76	CK24M-OUT	AM14	ALDO4/1.8V	AO		
B75	CK32K-OUT	AL11	BLDO1/3.3V	AO		10KΩ pull up

6.5.显示屏接口

ECK32-T527B 系列核心板支持 RGB、LVDS、MIPI-DSI、EDP 四种接口 LCD 屏，产品设计时请根据具体的 LCD 规格选用相应的接口。

各显示屏接口信息

LCD 接口	最大支持分辨率
Single-Link LVDS	1366x768@60Hz

Dual-Link LVDS	1920x1080@60Hz
Single-Link MIPI DSI	1920x1080@60Hz
Dual-Link MIPI DSI	2560x1600@60Hz 或 4K@45Hz
eDP	2.5K@60Hz
RGB888	1920x1080@60Hz

- ❖ 当 PD、PJ 口用作普通 GPIO 使用时，需要关闭 LVDS、MIPI DSI 模块，否则会导致 LVDS/MIPI-DSI 和 GPIO 共同输出，影响 GPIO 输出电平。
- ❖ 务必保证 AP 端与 LCD 端的 MIPI 或 LVDS 接口信号差分对正确连接，正负不能反接。
- ❖ LCD 的背光 IC 需要根据具体 LCD 规格设计，默认采用 PWM 调光，采用 PWM 调光时，请注意 PWM 的频率需要大于 20KHz，否则会出现电感啸叫的情况。
- ❖ 请确认 LCD 的 IO 电压与 AP 端的控制 IO 电压是否一致，若不一致，注意做电平匹配处理，如 LCD-RST 信号。
- ❖ MIPI DSI 的差分线走线长度应小于 2000mil，需尽量保证走线的参考平面完整。
- ❖ eDP TXN/P、AUXN/P 上需要串接 100nF 电容。
- ❖ LCD 显示接口推荐使用 PD 引脚上的 18 位色信号。这些信号都在一组 I/O 上，方便控制走线长度和工作电平。PD 引脚当配置为 LVDS 或者 DSI 功能时，自动切换为 1.8V 电平。配置为 GPIO 或者 LCD 功能时，自动切换为 3.3V 电平。

6.5.1. 接口定义

LCD0/LVDS0/1DSI0/1 接口定义表

LGA	Name	MPU	Power Rail	Type	Length	Comment
C42	PD0	D32	BLDO3/1.8V/DCDC4/3.3V	I/O	862.95	LCD0-D2/LVDS0-D0P/DSI0-D0P
C41	PD1	D33	BLDO3/1.8V/DCDC4/3.3V	I/O	863.13	LCD0-D3/LVDS0-D0N/DSI0-D0N
C61	PD2	E30	BLDO3/1.8V/DCDC4/3.3V	I/O	884.93	LCD0-D4/LVDS0-D1P/DSI0-D1P
C60	PD3	E31	BLDO3/1.8V/DCDC4/3.3V	I/O	884.31	LCD0-D5/LVDS0-D1N/DSI0-D1N
C93	PD4	E32	BLDO3/1.8V/DCDC4/3.3V	I/O	857.61	LCD0-D6/LVDS0-D2P/DSI0-CKP
C92	PD5	E33	BLDO3/1.8V/DCDC4/3.3V	I/O	858.96	LCD0-D7/LVDS0-D2N/DSI0-CKN
C17	PD6	F32	BLDO3/1.8V/DCDC4/3.3V	I/O	869.05	LCD0-D10/LVDS0-CKP/DSI0-D2P
C16	PD7	F33	BLDO3/1.8V/DCDC4/3.3V	I/O	869.99	LCD0-D11/LVDS0-CKN/DSI0-D2N
C39	PD8	G30	BLDO3/1.8V/DCDC4/3.3V	I/O	856.68	LCD0-D12/LVDS0-D3P/DSI0-D3P
C38	PD9	G31	BLDO3/1.8V/DCDC4/3.3V	I/O	856.84	LCD0-D13/LVDS0-D3N/DSI0-D3N
C77	PD10	G32	BLDO3/1.8V/DCDC4/3.3V	I/O	855.65	LCD0-D14/LVDS1-D0P/DSI1-D0P
C76	PD11	G33	BLDO3/1.8V/DCDC4/3.3V	I/O	856.31	LCD0-D15/LVDS1-D0N/DSI1-D0N
C90	PD12	H31	BLDO3/1.8V/DCDC4/3.3V	I/O	915.06	LCD0-D18/LVDS1-D1P/DSI1-D1P
C89	PD13	H32	BLDO3/1.8V/DCDC4/3.3V	I/O	916.57	LCD0-D19/LVDS1-D1N/DSI1-D1N

C58	PD14	J29	BLDO3/1.8V/DCDC4/3.3V	I/O	871.29	LCD0-D20/LVDS1-D2P/DSI1-CKP
C57	PD15	J30	BLDO3/1.8V/DCDC4/3.3V	I/O	872.15	LCD0-D21/LVDS1-D2N/DSI1-CKN
C14	PD16	J32	BLDO3/1.8V/DCDC4/3.3V	I/O	952.17	LCD0-D22/LVDS1-CKP/DSI1-D2P
C13	PD17	J33	BLDO3/1.8V/DCDC4/3.3V	I/O	952.73	LCD0-D23/LVDS1-CKN/DSI1-D2N
C36	PD18	K31	BLDO3/1.8V/DCDC4/3.3V	I/O	957.25	LCD0-CLK/LVDS1-D3P/DSI1-D3P
C35	PD19	K32	BLDO3/1.8V/DCDC4/3.3V	I/O	955.26	LCD0-DE/LVDS1-D3N/DSI1-D3N
C66	PD20	L28	DCDC4/3.3V	I/O		LCD0-HSYNC
C06	PD21	L29	DCDC4/3.3V	I/O		LCD0-VSYNC

EDP 接口定义表

LGA	Pin Name	MPU	Power Rail	Type	Length	Comment
C19	EDP-AUXN	C33	BLDO3/1.8V	I/O	836.16	EDP-AUXN
C20	EDP-AUXP	C32	BLDO3/1.8V	I/O	837.4	EDP-AUXP
C21	EDP-HPD	C29	BLDO3/1.8V	I/O		EDP-HPD
C79	EDP-TX0N	B29	BLDO3/1.8V	I/O	855.76	EDP-TX0N
C80	EDP-TX0P	A29	BLDO3/1.8V	I/O	856.57	EDP-TX0P
C63	EDP-TX1N	B30	BLDO3/1.8V	I/O	868.3	EDP-TX1N
C64	EDP-TX1P	A30	BLDO3/1.8V	I/O	866.48	EDP-TX1P
C44	EDP-TX2N	B31	BLDO3/1.8V	I/O	759.37	EDP-TX2N
C45	EDP-TX2P	A31	BLDO3/1.8V	I/O	757.39	EDP-TX2P
C22	EDP-TX3N	B33	BLDO3/1.8V	I/O	859.52	EDP-TX3N
C23	EDP-TX3P	B32	BLDO3/1.8V	I/O	861.31	EDP-TX3P

6.5.2. LAYOUT 建议

- ❖ LCD 信号走线应考虑适当等长，组内长度可控制在 500mil 以内，单端阻抗 50 欧姆，注意 LCD 时钟信号的串扰，与其他信号应保持一定距离；
- ❖ LVDS 信号单端阻抗 50 欧姆，差分阻抗 100 欧姆，差分对内走线长度差小于 10Mil，组内走线长度差小于 100Mil；
- ❖ MIPI DSI 信号单端阻抗 50 欧姆，差分阻抗 100 欧姆，差分对内走线长度差小于 10Mil，组内走线长度差小于 100Mil；
- ❖ EDP 信号差分阻抗 100 欧姆，差分对内走线长度差小于 10Mil，组内走线长度差无特殊要求；
- ❖ 显示信号走线参考平面应完整，走线不要跨分割，信号线间距至少 2W。

6.6. 显示器接口

ECK32-T527B 系列核心板提供一路专用的 HDMI 显示器接口，支持 HDMI 2.0 和 HDC

P1.4 协议。最大支持 4K@60fps 2D 显示或者 4K@30fps 3D 显示。

ECK32-T527B 系列核心板 HDMI 的 I2C 与 CEC 引脚内置 Levelshift 电路，为 5V 耐压引脚，支持直连设备端不需要外置电平转换芯片。

HDMI 的 5V 供电必须串接肖特基二极管，防止关机后设备端漏电。因普通二极管压降高，容易导致 HDMI 的供电低于 4.75V，为避免引起兼容性问题，请选用导通压降低的肖特基二极管。

6.6.1. 接口定义

HDMI 接口定义表

LGA	Pin Name	MPU	Power Rail	Type	Length	Comment
D58	HCEC	E28	BLDO3/1.8V	I/O		HCEC
D06	HHPD	D28	BLDO3/1.8V	I/O		HHPD
A73	HP-DET	AJ2	ALDO4/1.8V	AI		HP-DET
D27	HSCL	D26	BLDO3/1.8V	I/O		HSCL
D26	HSDA	E26	BLDO3/1.8V	I/O		HSDA
D02	HTX0N	C27	BLDO3/1.8V	I/O	969.62	HTX0N
D01	HTX0P	B27	BLDO3/1.8V	I/O	971.6	HTX0P
D24	HTX1N	B26	BLDO3/1.8V	I/O	971.97	HTX1N
D23	HTX1P	A26	BLDO3/1.8V	I/O	971.48	HTX1P
D05	HTX2N	C25	BLDO3/1.8V	I/O	973.13	HTX2N
D04	HTX2P	B25	BLDO3/1.8V	I/O	973.35	HTX2P
D44	HTXCN	B28	BLDO3/1.8V	I/O	964.57	HTXCN
D43	HTXCP	A28	BLDO3/1.8V	I/O	964.08	HTXCP

6.6.2. LAYOUT 建议

- ❖ HDMI 信号差分阻抗 100 欧姆，差分对内走线长度差小于 10Mil，组内走线长度差小于 200Mil，走线最长长度应小于 2000Mil；
- ❖ ESD 器件靠近 HDMI 插座，ESD 器件到 HDMI 连接器的距离小于等于 500Mil；
- ❖ 显示信号走线参考平面应完整，走线不要跨分割，信号线间距至少 2W。

6.7. 摄像头接口

- ❖ ECK32-T527B 系列核心板支持 2 个 4-lane MIPI-CSI 接口和 1 个 16-bit 并行 NCSI 接口。
- ❖ ECK32-T527B 系列核心板可支持 6 路摄像头数据同时接入并处理，这里建议优先使用 MIPI-CSI 接口实现不超过 4 路的摄像头数据接入。
- ❖ MIPI-CSI 接口最大支持 8M@30fps 输入；

- ❖ NCSI 接口支持 8bit DVP 接口、BT1120 接口、BT656 接口和 BT601 接口输入。并行 NCSI 接口可支持最大像素时钟为 148.5MHz，BT656 接口在时钟双沿采样模式下，可支持 4*720P@30fps 输入。
- ❖ MCSIA 和 MCSIB、MCSIC 和 MCSID 才能组合成 4-lane 使用。
- ❖ MCSIA 和 MCSIB 用作 4-lane 时，需使用 MCSIA 的 CLK，MCSIB 的 CLK 可以悬空，也可以用作普通 IO，其中 MCSIA0、MCSIA1、MCSIB0、MCSIB1 依次对应 MCSI0/1/2/3。
- ❖ MCSIC 和 MCSID 用作 4-lane 时，需使用 MCSIC 的 CLK，MCSID 的 CLK 可以悬空，也可以用作普通 IO，其中 MCSIC0、MCSIC1、MCSID0、MCSID1 依次对应 MCSI0/1/2/3。
- ❖ CSI 接口推荐使用 PK 组 I/O 实现。当 I/O 配置为 MIPI-CSI 功能时，自动切换为 1.8V 电平，当 I/O 配置为 NCSI 或者 GPIO 功能时，自动切换为 3.3V 电平。

6.7.1. 接口定义

MCSI/NCSI 接口定义表

LGA	Pin Name	MPU	Power Rail	Type	Length	Comment
D15	PK0	A12	BLDO3/1.8V/DCDC4/3.3V	I/O	504.97	MCSIA-D0N
D16	PK1	B12	BLDO3/1.8V/DCDC4/3.3V	I/O	504.43	MCSIA-D0P
D37	PK2	B11	BLDO3/1.8V/DCDC4/3.3V	I/O	600.3	MCSIA-D1N
D38	PK3	C11	BLDO3/1.8V/DCDC4/3.3V	I/O	602.08	MCSIA-D1P
D18	PK4	A10	BLDO3/1.8V/DCDC4/3.3V	I/O	586.36	MCSIA-CKN
D19	PK5	B10	BLDO3/1.8V/DCDC4/3.3V	I/O	587.37	MCSIA-CKP
D56	PK6	E12	BLDO3/1.8V/DCDC4/3.3V	I/O	725.23	MCSIB-D0N
D57	PK7	D12	BLDO3/1.8V/DCDC4/3.3V	I/O	726.84	MCSIB-D0P
D40	PK8	E10	BLDO3/1.8V/DCDC4/3.3V	I/O	725.15	MCSIB-D1N
D41	PK9	D10	BLDO3/1.8V/DCDC4/3.3V	I/O	723.19	MCSIB-D1P
D21	PK10	E8	BLDO3/1.8V/DCDC4/3.3V	I/O	809.57	MCSIB-CKN
D22	PK11	D8	BLDO3/1.8V/DCDC4/3.3V	I/O	811	MCSIB-CKP
A02	PK12	B9	BLDO3/1.8V/DCDC4/3.3V	I/O	1006.84	MCSIC-D0N/NCSI-PCLK
A01	PK13	C9	BLDO3/1.8V/DCDC4/3.3V	I/O	1008.65	MCSIC-D0P/NCSI-MCLK
A25	PK14	A8	BLDO3/1.8V/DCDC4/3.3V	I/O	917.76	MCSIC-D1N/NCSI-HS
A24	PK15	B8	BLDO3/1.8V/DCDC4/3.3V	I/O	917.58	MCSIC-D1P/NCSI-VS
A47	PK16	B7	BLDO3/1.8V/DCDC4/3.3V	I/O	912.35	MCSIC-CKN/NCSI-D0
A46	PK17	C7	BLDO3/1.8V/DCDC4/3.3V	I/O	910.67	MCSIC-CKP/NCSI-D1
A05	PK18	A6	BLDO3/1.8V/DCDC4/3.3V	I/O	655.39	MCSID-D0N/NCSI-D2
A04	PK19	B6	BLDO3/1.8V/DCDC4/3.3V	I/O	655.99	MCSID-D0P/NCSI-D3
A28	PK20	A5	BLDO3/1.8V/DCDC4/3.3V	I/O	557.5	MCSID-D1N/NCSI-D4

A27	PK21	B5	BLDO3/1.8V/DCDC4/3.3V	I/O	557.67	MCSID-D1P/NCSI-D5
A66	PK22	A4	BLDO3/1.8V/DCDC4/3.3V	I/O	562.63	MCSID-CKN/NCSI-D6
A65	PK23	B4	BLDO3/1.8V/DCDC4/3.3V	I/O	561.36	MCSID-CKP/NCSI-D7

6.7.2. LAYOUT 建议

- ❖ MIPI-CSI 信号差分阻抗 100 欧姆，差分对内走线长度差小于 10Mil，组内走线长度差小于 300Mil；
- ❖ NCSI 信号走线应考虑适当等长，组内长度可控制在 500mil 以内，单端阻抗 50 欧姆，注意时钟信号的串扰，与其他信号应保持一定距离；
- ❖ MIPI CSI 的差分线走线长度应小于 3000mil，需尽量保证走线的参考平面完整。

6.8. PCIe 接口

ECK32-T527B 系列核心板支持一组 PCIe2.1 x1 lane，5Gbps/lane，与 USB3.1 接口 IO 复用，可支持 RC 模式，支持 dual virtual channels, 8 inbound windows and 8 outbound windows 和 message signaled interrupts。

当使用 PCIe 接口时，需要连接 PERSTn、WAKEN、CLKREQN 三个信号，这三个信号固定复用在 PG2、PG3、PG4 和 PH11、PH12、PH19 两个地方，当使用 PCIe 时从其中一组复用即可。

PCIe 接口 TXP/N 上需要串联 100nF 电容（PCIe-CLKP/N 已经在核心内串联了电容）。当使用 PCIe 作为板板间连接时，请将此电容靠近发送端 PCIe 连接器布局；当使用 PCIe 作为板内 CHIP TO CHIP 互连时，请将此电容靠近发送端器件布局。当不使用 PCIe 接口时，建议将 PCIe-CLKP/N 信号接地。

6.8.1. 引脚定义

PCIe 接口定义表

LGA	Pin Name	MPU	Power Rail	Type	Length	Comment
D74	PCIe-CLKN	C21	BLDO3/1.8V	I/O	355.38	PCIe-CLKN
D73	PCIe-CLKP	B21	BLDO3/1.8V	I/O	355.64	PCIe-CLKP
D63	PCIe-RX0-DN	C23	BLDO3/1.8V	I/O	341.68	PCIe-RX0-DN
D62	PCIe-RX0-DP	B23	BLDO3/1.8V	I/O	340.98	PCIe-RX0-DP
D60	PCIe-TX0-DN	B22	BLDO3/1.8V	I/O	1102.29	PCIe-TX0-DN
D59	PCIe-TX0-DP	A22	BLDO3/1.8V	I/O	1100.36	PCIe-TX0-DP

6.8.2. LAYOUT 建议

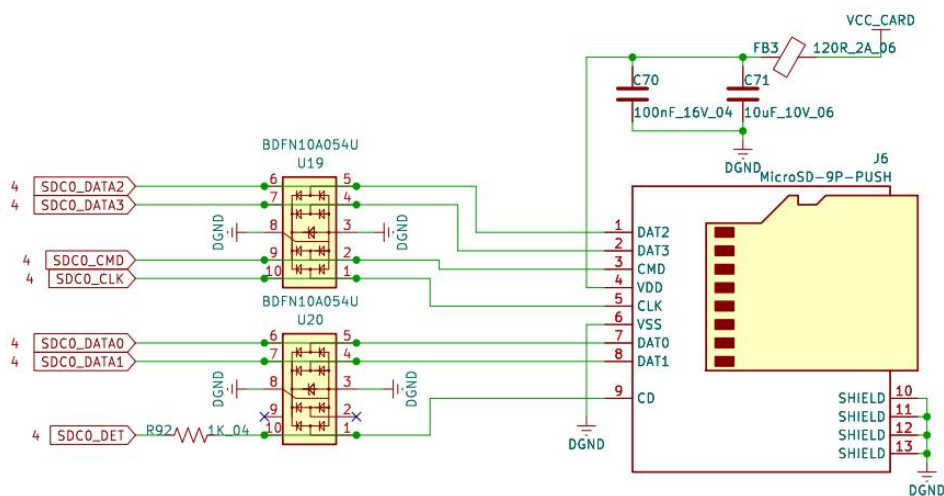
- ❖ PCIe 信号差分阻抗 100 欧姆，差分对内走线长度差小于 10Mil，组内走线长度差无特别要求；
- ❖ PCIe 信号走线应减少过孔换层次数，信号走线长度应控制在 5000Mil 以内，走线避免跨平面层分割。

6.9.SD/MMC 卡接口

ECK32-T527B 系列核心板搭载了 3 路 SMHC (SD/MM host controller) 控制器，包括 SMHC0、SMHC1、SMHC2。SMHC0 符合 Secure Digital Memory v3.0 协议，通常用于连接 SD 卡。SMHC1 符合 Secure Digital I/O v3.0 协议，通常用于连接扩展功能，例如 Wi-Fi 模块。SMHC2 符合 Multimedia Card v5.0 协议，通常用于连接 eMMC 存储芯片。ECK32-T527B 系列核心采用 SMHC2 扩展了在板 eMMC 存储芯片。推荐底板使用 SMHC0 连接 SD 卡。SMHC1 推荐扩展其他设备或不使用。

处理器的 I/O 可以配置片内上拉电阻。这些上拉电阻可满足 SD 卡接口扩展时的上拉需求，用户设计无需外部上拉电阻。核心板在 PF2 的时钟信号上已经串联了 22 欧姆匹配电阻，用户设计也无需外部串联电阻。如果扩展的 SD 需要用于启动系统，那么 SD 卡必须采用 VCC-CARD 电源或由 VCC-CARD 控制上电的电源进行供电。通过 SMHC0 接口扩展 Micro SD 卡，可参考以下原理图设计。

6.9.1. 参考电路



SD 卡参考电路图

6.9.2. 引脚定义

SMHC 接口信号引脚定义

LGA	Pin Name	MPU	Power Rail	Type	Length	Comment
D32	PF0	B20	BLDO3/1.8V/CLDO3/3.3V	I/O	602.2	SDC0-D1
D13	PF1	A20	BLDO3/1.8V/CLDO3/3.3V	I/O	580.83	SDC0-D0
D11	PF2	C19	BLDO3/1.8V/CLDO3/3.3V	I/O	672	SDC0-CLK
D12	PF3	B19	BLDO3/1.8V/CLDO3/3.3V	I/O	578.68	SDC0-CMD
D49	PF4	B18	BLDO3/1.8V/CLDO3/3.3V	I/O	749.86	SDC0-D3
D33	PF5	A18	BLDO3/1.8V/CLDO3/3.3V	I/O	606.06	SDC0-D2
A53	PG0	R1	BLDO1/3.3V	I/O	411.99	SDC1-CLK
A54	PG1	R2	BLDO1/3.3V	I/O	503.98	SDC1-CMD
A71	PG2	P3	BLDO1/3.3V	I/O	407.33	SDC1-D0
A72	PG3	P2	BLDO1/3.3V	I/O	475.62	SDC1-D1
A85	PG4	T3	BLDO1/3.3V	I/O	465.45	SDC1-D2
A86	PG5	T2	BLDO1/3.3V	I/O	407.34	SDC1-D3

6.9.3. LAYOUT 建议

- ❖ SMHC 信号按照单端 50 欧姆阻抗控制，底板阻抗控制建议保持一致；
- ❖ SMHC 信号底板组内等长控制在 150Mil 内；
- ❖ 插入检测信号串联 1K 欧姆电阻，提高 ESD 性能；
- ❖ 时钟信号与其他信号的距离遵循 3W 规则。

6.10.USB 接口

ECK32-T527B 系列核心板集成 3 个 USB 控制器，包括：

- 1 个 USB2.0 OTG 控制器，对应接口为 USB0。
- 1 个 USB2.0 Host 控制器，对应接口为 USB1。
- 1 个 USB3.1 OTG 控制器，兼容 USB2.0 OTG，对应接口为 USB2 和 USB3。

USB 接口信息表

USB 接口	控制器	传输速度等级
USB0	USB2.0 OTG	HighSpeed, 480Mbps
USB1	USB2.0 Host	HighSpeed, 480Mbps
USB2	USB3.1 OTG	HighSpeed, 480Mbps
USB3		SuperSpeed, 5Gbps

T527 的 USB0 口、USB2 口具有 OTG 功能，USB1 口只具有 HOST 功能，烧录程序只

能使用 USB0 口，在产品功能定义上需要注意区别。

因 USB2 口和 USB3 口共用一套控制器，不支持同时独立使用。使用时的注意事项如下：

- 只用 USB2 口时，可外接到 USB 座或 USB 设备，此时 USB3 口不可用。
- 只用 USB3 口时，可外接到 USB 座或 USB 设备，此时 USB2 口不可用。
- 使用 USB3.1 TypeA、TypeC 接口座时，建议 USB2 和 USB3 均拉线连接到接口座，使该接口实现一个物理接口兼容 USB3.0 和 USB2.0 设备的场景。

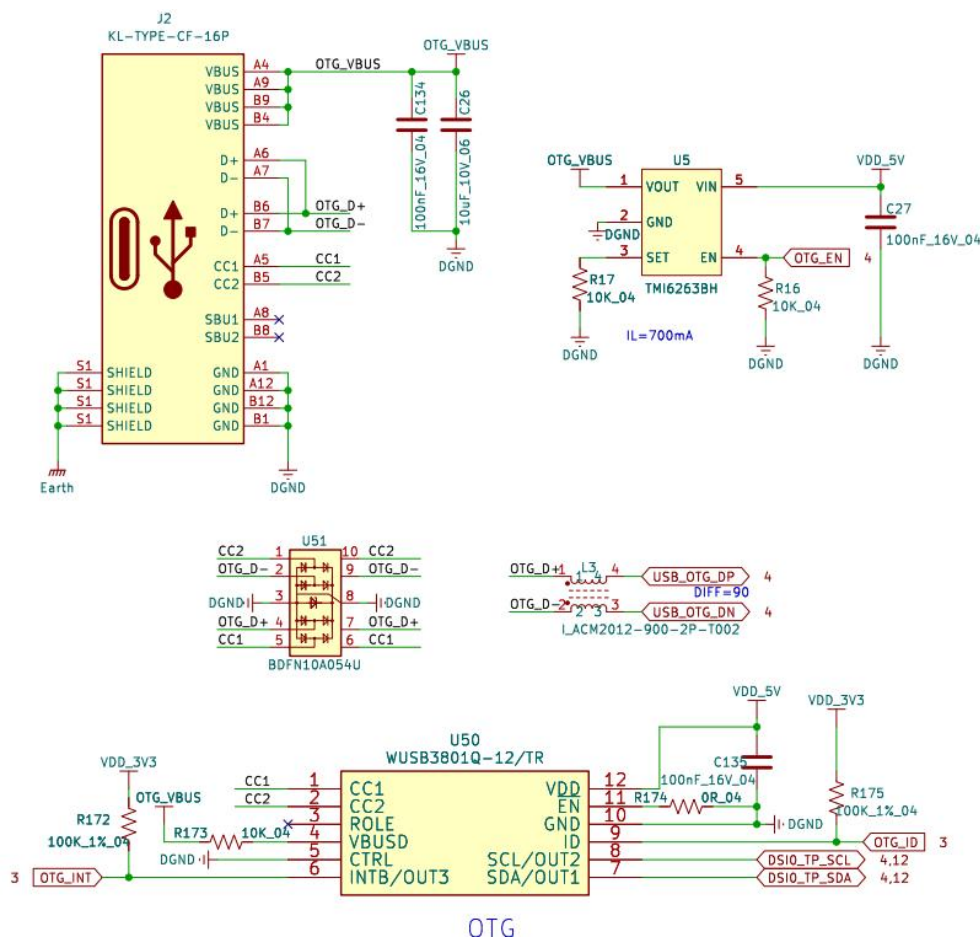
当不使用 USB3.0 和 PCIE2.1 时，PCIE-REF-CLKP 和 PCIE-REF-CLKN 接地，其他信号可以浮空。当使用 USB3.0 时，PCIE-REF-CLKP 和 PCIE-REF-CLKN 接地。

USB OTG 接口可以通过配置 GPIO 引脚来作为 ID 检测引脚，并通过电阻上拉到该 GPIO 对应电源域。若 ID 检测为低，则主控识别 USB 外设插入，USB 工作为 Host 模式。反之，USB 工作为 Device 模式。也可以通过软件配置 USB 只工作在 Host 模式或者 Device 模式。建议在 ID 检测信号上串联电阻，以提高 ID 检测 I/O 的 ESD 性能。

USB2.0 接口 DM/DP、USB3.0 接口 TX/RX 信号线都需要进行 TVS 防护。USB2.0 接口建议选用的 TVS 器件寄生电容 $<2\text{pF}$ ，USB3.0 接口要求对地并接的 TVS 管的寄生电容 $<0.5\text{pF}$ ，钳位电压能力尽可能强，建议钳位电压 $<10\text{V}@8\text{KV}$ （IEC61000-4-2）。

USB OTG 接口 DM/DP 信号做 TVS 保护时，建议 TVS 不要连接 OTG 接口的 VBUS 电源。因为该电源可能处于关断状态，不仅不能提供有效的 ESD 保护，还可能引入干扰。

6.10.1. OTG 接口参考电路



OTG 接口参考电路图

6.10.2. 引脚定义

USB 接口信号引脚定义

LGA	Pin Name	MPU	Power Rail	Type	Length	Comment
D09	USB0-DM	B24	CLDO3/3.3V	I/O	589.27	USB0-DM
D08	USB0-DP	A24	CLDO3/3.3V	I/O	590.76	USB0-DP
D30	USB1-DM	E24	CLDO3/3.3V	I/O	718.78	USB1-DM
D29	USB1-DP	D24	CLDO3/3.3V	I/O	719.32	USB1-DP
D47	USB2-DM	E22	DCDC4/3.3V	I/O	530.77	USB2-DM
D46	USB2-DP	D22	DCDC4/3.3V	I/O	530.98	USB2-DP

6.10.3. LAYOUT 建议

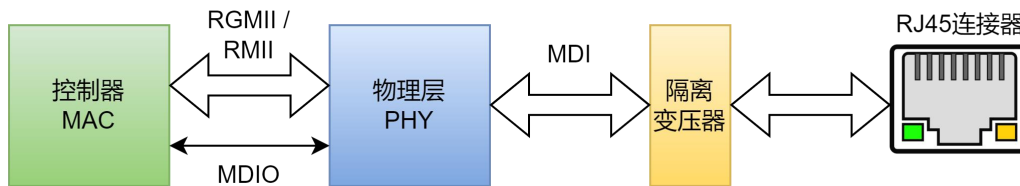
- ❖ USB 信号走线做等长控制，差分对内误差不大于 50Mil，相邻差分对间距 3W 以上；
- ❖ USB 信号的差分阻抗按 90 欧姆控制；

❖ USB 信号走线的长度小于 6000Mil。

6.11.以太网接口

ECK32-T527B 系列核心板支持 2 路 10M/100M/1000M 自适应以太网控制器。以太网控制器支持 RGMII 与 RMII 接口。ECK32-T527B 系列核心板 MII 接口复用于 PH/PJ 引脚。

通常一个 RJ45 以太网接口主要由以太网控制器 MAC (Media Access Control)，以太网物理层接口 PHY (Physical Layer)，以太网变压器，RJ45 连接器几部分组成，如下图所示。



RJ45 以太网组成

ECK32-T527B 系列核心板板内没有设计以太网 PHY 电路，用户使用以太网功能，需要在底板上设计 PHY 接口芯片电路。底板 PHY 接口芯片电路设计可以参考亿佰特单板机产品图纸。

6.11.1. 引脚定义

以太网接口信号引脚定义

LGA	Pin Name	MPU	Power Rail	Type	Length	Function
D80	PH3	C17	CLDO3/3.3V	I/O		RGMII0-CLKIN/RMII0-RXER
D79	PH13	B15	CLDO3/3.3V	I/O		RGMII0-EPHY-25M
D34	PH9	C16	CLDO3/3.3V	I/O		RGMII0-MDC
D35	PH10	B16	CLDO3/3.3V	I/O		RGMII0-MDIO
D65	PH16	B14	CLDO3/3.3V	I/O	694.47	RGMII0-RXCK/RMII0-NUL
D67	PH2	D18	CLDO3/3.3V	I/O	603.32	RGMII0-RXCTL/RMII0-CRS-DV
D66	PH1	E18	CLDO3/3.3V	I/O	646.3	RGMII0-RXD0/RMII0-RXD0
D76	PH0	F18	CLDO3/3.3V	I/O	624.77	RGMII0-RXD1/RMII0-RXD1
D77	PH15	D14	CLDO3/3.3V	I/O	600.87	RGMII0-RXD2/RMII0-NUL
D78	PH14	E14	CLDO3/3.3V	I/O	604.19	RGMII0-RXD3/RMII0-NUL
D70	PH6	G12	CLDO3/3.3V	I/O	500.59	RGMII0-TXCK/RMII0-TXCK
D68	PH7	F14	CLDO3/3.3V	I/O	413.53	RGMII0-TXCTL/RMII0-TXEN
D52	PH5	E16	CLDO3/3.3V	I/O	586.12	RGMII0-TXD0/RMII0-TXD0
D53	PH4	B17	CLDO3/3.3V	I/O	426.55	RGMII0-TXD1/RMII0-TXD1
D54	PH18	A14	CLDO3/3.3V	I/O	426.59	RGMII0-TXD2/RMII0-NUL
D69	PH17	B13	CLDO3/3.3V	I/O	556.18	RGMII0-TXD3/RMII0-NUL
A51	PJ3	E2	DCDC4/3.3V	I/O		RGMII1-CLKIN/RMII1-RXER

A69	PJ10	G4	DCDC4/3.3V	I/O		RGMII1-EPHY-25M
A49	PJ8	H2	DCDC4/3.3V	I/O		RGMII1-MDC
A50	PJ9	H3	DCDC4/3.3V	I/O		RGMII1-MDIO
A29	PJ13	J5	DCDC4/3.3V	I/O	604.71	RGMII1-RXCK/RMII1-NULL
A52	PJ2	E1	DCDC4/3.3V	I/O	609.45	RGMII1-RXCTL/RMII1-CRS-DV
A30	PJ1	D2	DCDC4/3.3V	I/O	661.56	RGMII1-RXD0/RMII1-RXD0
A31	PJ0	D1	DCDC4/3.3V	I/O	610.6	RGMII1-RXD1/RMII1-RXD1
A07	PJ12	J4	DCDC4/3.3V	I/O	632.35	RGMII1-RXD2/RMII1-NULL
A08	PJ11	G5	DCDC4/3.3V	I/O	702.93	RGMII1-RXD3/RMII1-NULL
A81	PJ6	G1	DCDC4/3.3V	I/O	502.6	RGMII1-TXCK/RMII1-TXCK
A82	PJ7	G2	DCDC4/3.3V	I/O	504.43	RGMII1-TXCTL/RMII1-TXEN
A83	PJ5	F2	DCDC4/3.3V	I/O	524.7	RGMII1-TXD0/RMII1-TXD0
A84	PJ4	F1	DCDC4/3.3V	I/O	507.69	RGMII1-TXD1/RMII1-TXD1
A67	PJ15	L5	DCDC4/3.3V	I/O	601.7	RGMII1-TXD2/RMII1-NULL
A68	PJ14	L4	DCDC4/3.3V	I/O	502.15	RGMII1-TXD3/RMII1-NULL

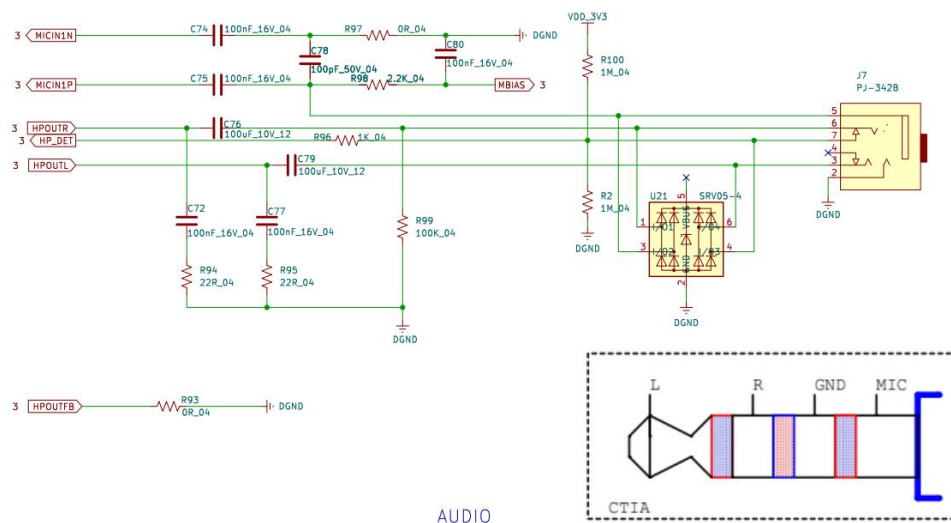
6.11.2. LAYOUT 建议

- ❖ RGMII 信号发送和接收分组做等长控制，误差 100Mil，线间距 2W 以上；
- ❖ 网络差分信号做等长控制，差分对内误差 10Mil，相邻差分对间距 3W 以上；
- ❖ 网口变压器靠近 PHY 芯片放置，距离建议不超过 20mm；
- ❖ PHY 芯片的电源引脚去耦电容靠近 PHY 芯片放置。

6.12. 模拟音频接口

T527 芯片内部集成了音频 codec 功能，可提供模拟音频接口。ECK32-T527B 核心板引出了 2 路模拟音频输出接口（LINEOUT、HPOUT），2 路模拟音频输入接口（MICIN*2）。

6.12.1. 参考电路



模拟音频耳麦接口原理图

6.12.2. 引脚定义

模拟音频信号引脚定义

LGA	Pin Name	MPU	Power Rail	Type	Length	Function
A55	HPOUTFB	AM1	BLDO3/1.8V	AI		HPOUTFB
A56	HPOUTL	AL2	BLDO3/1.8V	AO		HPOUTL
A57	HPOUTR	AM2	BLDO3/1.8V	AO		HPOUTR
A75	LINEOUTLN	AG1	ALDO4/1.8V	AO		LINEOUTLN
A74	LINEOUTLP	AG2	ALDO4/1.8V	AO		LINEOUTLP
A89	LINEOUTRN	AH1	ALDO4/1.8V	AO		LINEOUTRN
A88	LINEOUTRP	AH2	ALDO4/1.8V	AO		LINEOUTRP
A13	MICIN1P	AD1	ALDO4/1.8V	AI		MICIN1P
A14	MICIN1N	AD2	ALDO4/1.8V	AI		MICIN1N
A35	MICIN2N	AE1	ALDO4/1.8V	AI		MICIN2N
A36	MICIN2P	AE2	ALDO4/1.8V	AI		MICIN2P

6.12.3. LAYOUT 建议

- ❖ 靠近接口放置 TVS;
- ❖ 模拟信号走线, 应远离干扰, 可包地处理。

6.13. 数字音频接口

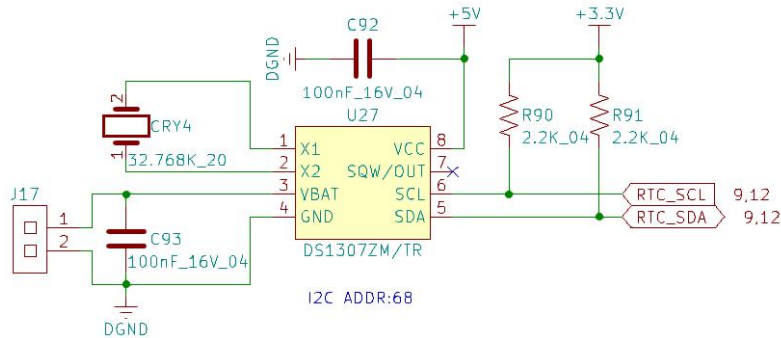
ECK32-T527B 核心板可以支持 4 路 I2S/PCM、8 路 DIMC、1 路 OWA 数字音频接口。

对于 I2S/PCM 接口, 在底板电路设计中, 需要把数字音频接口 I2S/PCM 信号接到音频编解码芯片上, 通过音频编解码芯片实现耳机、麦克风、扬声器等音频接口功能。

6.14.RTC

ECK32-T527B 核心板上没有使用备用电池供电的 RTC，如果用户需要这种 RTC 功能，可以通过 I2C 总线在底板上扩展该功能。

6.14.1. 参考电路



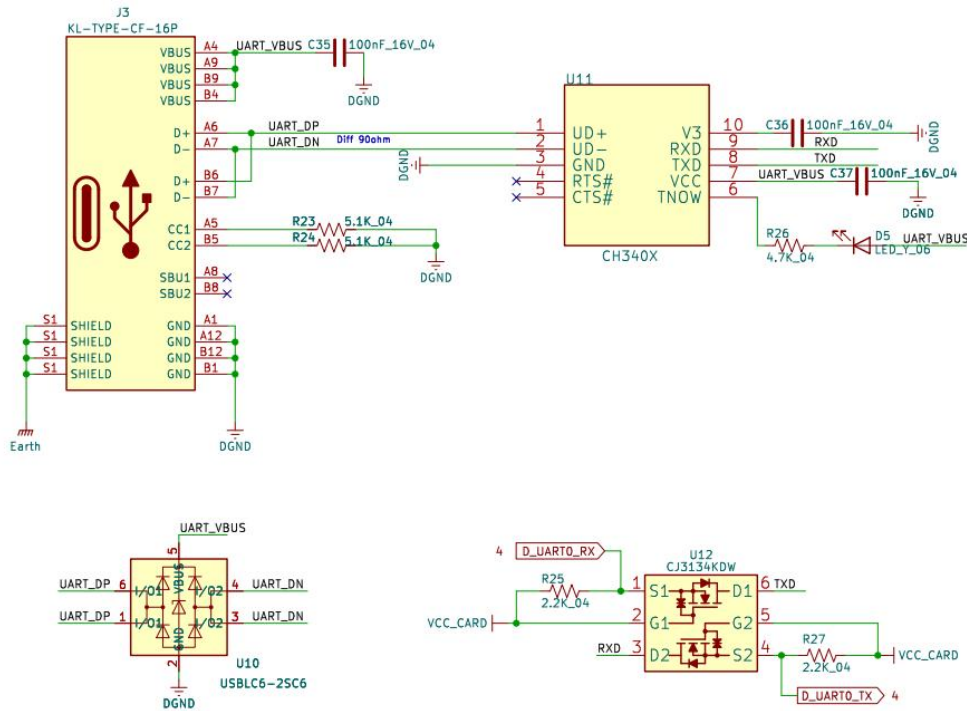
RTC 参考电路图

6.15.UART 接口

ECK32-T527B 核心板最大支持 10 路的异步串口，最高支持 10Mbps 波特率。核心板默认使用 UART 0 作为调试串口。底板设计调试串口时，需要注意串口上电时序问题。

6.15.1. 参考电路

为方便调试，底板上可以通过 USB 转串口芯片将调试串口引出为 USB 接口，USB 转串口电路原理图可参考下图。CH343G 芯片提供了 VIO 电源，可以有效地解决串口 I/O 电平兼容和电源域上电时序的问题。



USB 调试串口参考原理图

6.16.SPI 接口

ECK32-T527B 系列核心板引出 4 路 SPI 接口，支持主/从模式。SPI 信号包括 SPI_CLK、SPI_SS、SPI_MOSI 和 SPI_MISO，设计时要先确认主从设备的关系，进而确认 MOSI 和 MISO 信号的方向。

6.17.I2C 接口

ECK32-T527B 系列核心板支持 8 路 I2C（TWI）控制器，支持 2 种时钟频率模式，标准模式下的速率为 100Kbit/s，快速模式下的速率为 400Kbit/s。

同一 I2C 总线下可以挂载若干个设备，在原理图设计时需要注意以下几点：

- 检查同一总线下的设备地址是否冲突；
- 保证每条 I2C 总线上都有一对上拉电阻，阻值建议 2.2K~10K，但不要重复添加；
- 核心板内未提供 I2C 总线上拉电阻，需要用户在底板应用时上拉；
- 检查设备的 I2C 接口电平是否是 3.3V，如果不是，需要加电平转换电路；
- 检查 I2C 接口电源轨是否一致，不同时间域的 I2C 接口互连时，需要考虑总线开关电路；
- 同一总线下的设备数量不要过多，否则有可能超出 I2C 规范要求的 400pF 的负载电容限制，影响信号波形。

6.18.CAN 接口

ECK32-T527B 系列核心板支持 2 路 CAN 控制器，支持 CAN 2.0A 和 CAN 2.0B 协议，只需要外接 CAN 收发器即可以进行 CAN 通讯。

6.19.ADC 接口

ECK32-T527B 系列核心板提供 2 种 ADC 接口，分别是 2 路 LRADC (Low Rate ADC)，8 路 GPADC (General Purpose ADC)。

LRADC:

- ❖ 6bit 分辨率，应用于按键电压识别，最大采样率 2KHz，采样电压范围为：0~1.35V；

- ❖ LRADC 应用于按键识别时，如按键采用分压电阻方式时，推荐使用 1%精度电阻；

GPADC:

- ❖ 12bit 分辨率，最大采样率 1MHz，采样电压范围为：0~1.8V；
- ❖ GPADC 不建议应用于外部有浪涌或高压的 I/O 电压识别，避免造成芯片接口损坏。

6.19.1. 引脚定义

ADC 接口引脚定义

LGA	Pin Name	MPU	Power Rail	Type	Length	Comment
A92	GPADC10	AA3	ALDO4/1.8V	AI		GPADC10
A16	GPADC3	W4	ALDO4/1.8V	AI		GPADC3
A59	GPADC4	W5	ALDO4/1.8V	AI		GPADC4
A91	GPADC5	W6	ALDO4/1.8V	AI		GPADC5
A39	GPADC6	Y2	ALDO4/1.8V	AI		GPADC6
A77	GPADC7	Y3	ALDO4/1.8V	AI		GPADC7
A17	GPADC8	AA1	ALDO4/1.8V	AI		GPADC8
A60	GPADC9	AA2	ALDO4/1.8V	AI		GPADC9
A40	LRADC0	V3	ALDO4/1.8V	AI		LRADC0
A78	LRADC1	V2	ALDO4/1.8V	AI		LRADC1

6.20.GPIO 接口

ECK32-T527B 系列核心板最大可提供 187 路 GPIO 接口，但大部分都存在复用功能。用户可根据自身需求对 GPIO 进行灵活配置。

6.21. 硬件设计检查项

- ❖ 电源轨: 检查 I/O 接口应用是否存在电源轨不一致的问题, 例如 1.8V 的信号连接到 3.3V 的信号上。如果出现不同电源轨信号的连接需求, 应采用电平转换电路处理。
- ❖ 上电时序: 检查底板与核心板连接的信号是否存在底板信号先上电, 或者两个板卡信号上电时间差异很大的情况。
- ❖ 上拉和下拉电阻: 复用 I/O 接口在上电软件配置前存在输出状态不确定的情况, 如果信号需要上电时保持稳定电平, 应在底板上设计上下拉电阻。部分功能信号也需要在底板上设计上拉或下拉电阻, 如 I2C 信号。在设计上拉电阻时应注意上拉电源轨的设计。
- ❖ ESD 保护: 对外接口信号应考虑相应的 ESD 保护设计, ESD 方案的选择应考虑信号速率、通讯协议和应用环境的要求。
- ❖ 高速信号等长: 高速信号应考虑 PCB 的等长设计, 包括 USB、以太网、SDIO、显示等。
- ❖ 阻抗控制: 高速信号应考虑 PCB 阻抗控制, 阻抗控制的关键是保持阻抗的连续性, 底板应参考核心板信号的阻抗进行设计。

7. 软件资源

ECB32-T527B 单板机搭载基于 Linux 5.15 版本内核的操作系统, 单板机出厂附带嵌入式 Linux 系统开发所需要的交叉编译工具链 Buildroot 源码, U-boot 源代码, Linux 内核和各种驱动模块的源代码, 以及适用于 Windows 桌面环境和 Linux 桌面环境的各种开发调试工具。

操作系统:

1.Buildroot 构建的 Linux 文件系统

2.Debian 移植的 Linux 文件系统

系统源码:

1.U-boot 2018

2.Kernel 5.15

3.BuildRoot 2022.05

4.Debian 11

开发环境及工具:

1.USB 烧录工具: PhoenixSuit

2.SD 卡烧录工具: PhoenixCard

系统软件资源见下表:

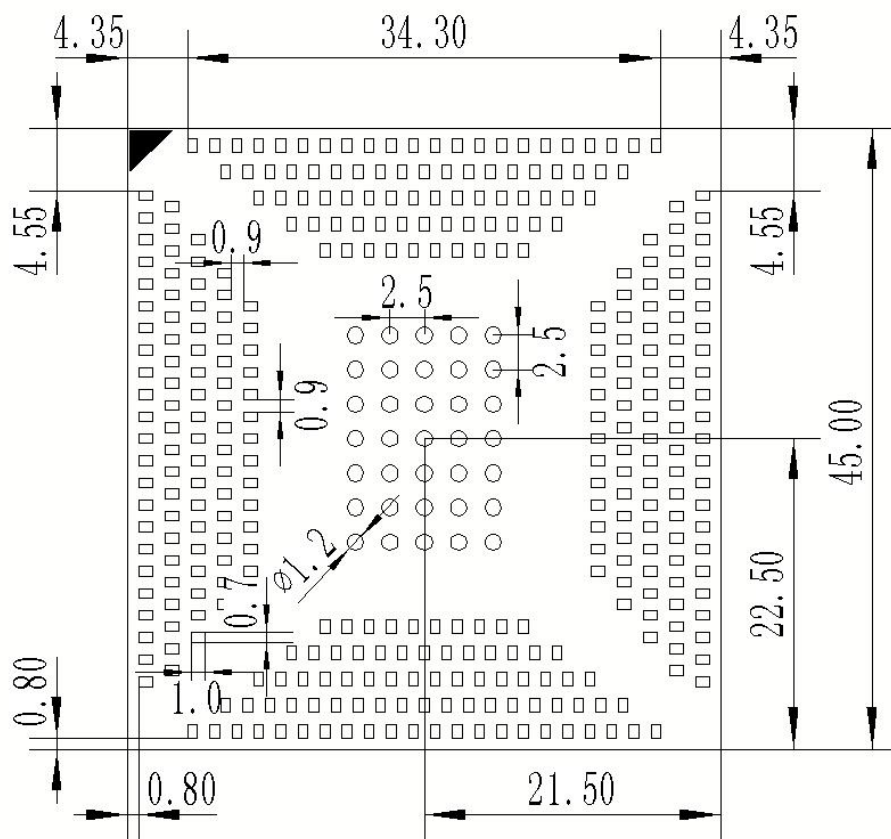
系统软件资源表

类别	名称	描述	源码
SPL	spl-pub	Boot0, 引导 uboot	<SDK>/brandy/brandy-2.0/spl-pub/
BOOT	u-boot 2018.07	引导程序	<SDK>/brandy/brandy-2.0/u-boot-2018/
Kernel	Kernel 5.15.147	Linux 内核	<SDK>/kernel/linux-5.15/
Bsp	BSP	内核中与全志相关部分驱动设备树等	<SDK>/bsp/
Device Driver	Audio	内置音频驱动	bsp/drivers/sound/platform/*
	AWlink	CAN 驱动	bsp/awlink
	GMAC	内置 MAC 驱动	bsp/gmac
	STMMAC	内置 MAC 驱动	Bsp/stmmac
	GPADC	GPADC 驱动	bsp/gpadc
	GPIO	GPIO 驱动	bsp/pinctrl/*
	drm	显示屏幕相关驱动	bsp/drm/panel/*
	LRADC	按键模块驱动	bsp/lradc/*
	MMC	MMC 驱动	bsp/mmc/*
	SPI	SPI 驱动	bsp/spi/*
	TWI	I2C 驱动	bsp/twi/*
	UART	串口驱动	bsp/uart/*
	VIN	特定摄像头驱动程序	bsp/vin/modules/sensor/*
	Pcie	PCI 驱动	bsp/pci/*
	IR	红外驱动	bsp/ir-rx/* bsp/ir-tx/*
操作系统	Buildroot 202205	202205 版本 Buildroot	<SDK>/buildroot/buildroot-202205
	Debian	Debian 11	<SDK>/debian/compressed_files/
开发工具	PhoenixSuit	USB 烧录工具	/tools/PhoenixSuit
	PhoenixCard	SD 卡烧录工具	/tools/PhoenixCard

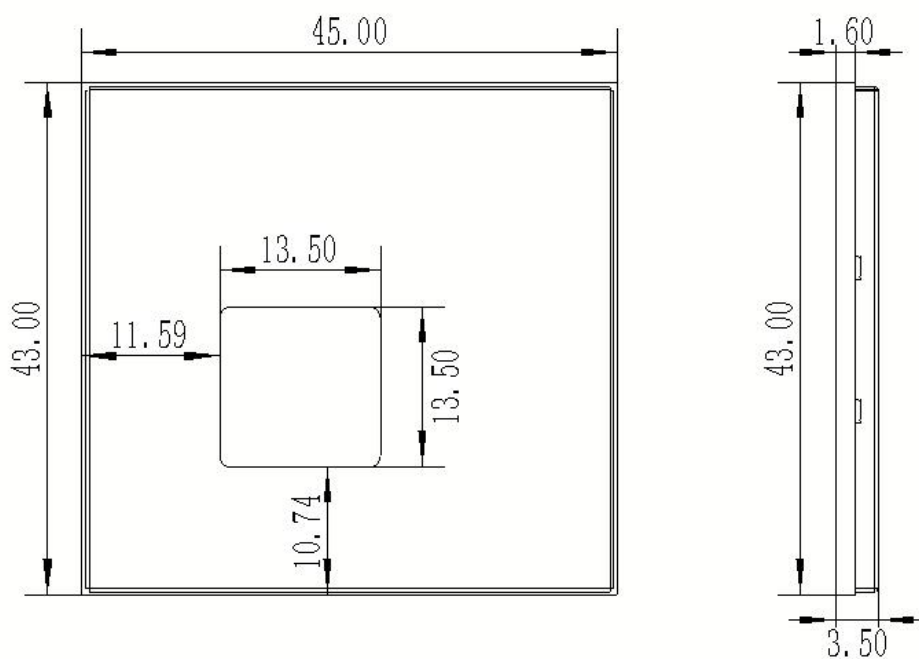
8. 结构尺寸

ECK32-T527B 系列核心板采用 381 PIN, LGA 接口形式, 可 SMT 焊接。核心板底层无器件, 无裸露走线, 底板设计简单。

ECK32-T527B 系列核心板长 45.0mm 宽 43.0mm, 长方形焊盘 (1.0×0.7mm) 346 个, 圆形焊盘 (直径 1.2mm) 35 个。构尺寸见下图, 以下尺寸单位为毫米 (mm), 结构尺寸公差±0.1mm, PCB 厚度公差 10%。



LGA 核心板结构尺寸图 (顶视图)



LGA 核心板屏蔽罩结构尺寸图

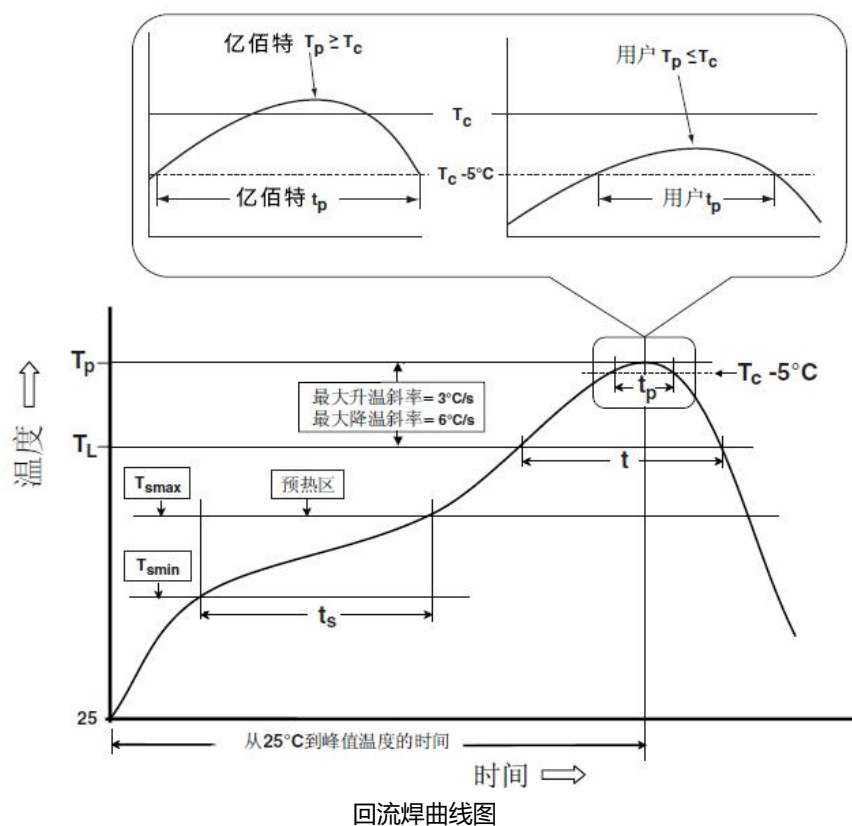
9. 焊接指导

9.1.回流焊温度

回流焊温度表

回流焊曲线特征		有铅工艺组装	无铅工艺组装
预热/保温	最低温度 (T _{smin})	100℃	150℃
	最高温度 (T _{smax})	150℃	200℃
	时间 (T _{smin} ~T _{smin})	60-120 秒	60-120 秒
升温斜率 (TL~Tp)		3℃/秒, 最大值	3℃/秒, 最大值
液相温度 (TL)		183℃	217℃
TL 以上保持时间		60~90 秒	60~90 秒
封装体峰值温度 Tp		用户不能超过产品“潮湿敏感度”标签标注的温度。	用户不能超过产品“潮湿敏感度”标签标注的温度。
在指定分级温度 (Tc) 5℃ 以内的时间 (Tp), 见下图		20 秒	30 秒
降温斜率 (Tp~TL)		6℃/秒, 最大值	6℃/秒, 最大值
室温到峰值温度的时间		6 分钟, 最长	8 分钟, 最长
※温度曲线的峰值温度 (Tp) 容差定义是用户的上限			

9.2.回流焊曲线图



10. 修订说明

修订说明表

版本	修改内容	修改时间	编制	校对	审批
V1.0	初稿	25-03-28	WFX	WYQ	WFX

11. 关于我们



销售热线：4000-330-990

技术支持：support@cdebyte.com 官方网站：<https://www.ebyte.com>

公司地址：四川省成都市高新西区西区大道 199 号 B5 栋

((()))[®]
EBYTE 成都亿佰特电子科技有限公司
Chengdu Ebyte Electronic Technology Co.,Ltd.